

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-176823

(43)Date of publication of application : 29.06.2001

(51)Int.Cl.

H01L 21/301
H01S 5/10
// H01L 33/00

(21)Application number : 11-358557

(71)Applicant : SHARP CORP

(22)Date of filing : 17.12.1999

(72)Inventor : TAKAKURA TERUYOSHI
TSUDA YUZO

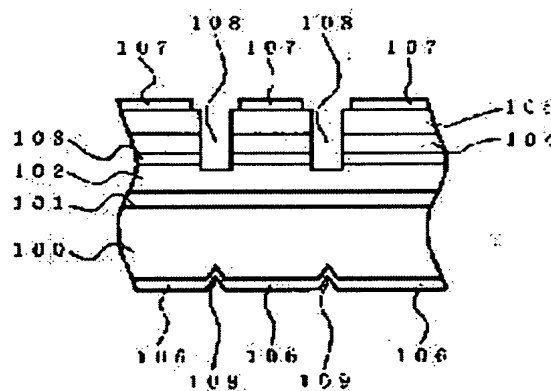
(54) METHOD FOR MANUFACTURING NITRIDE SEMICONDUCTOR CHIP

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a method for obtaining a nitride semiconductor chip with superior light emission performance, without spoiling the crystallinity of a nitride semiconductor and cutting a wafer into a desirable shape to desirable size in good yield, by preventing a cut surface and an interface from cracking or chipping, when a nitride semiconductor wafer which has its substrate made of a nitride semiconductor and includes an active layer emitting light is divided into chips.

SOLUTION: This method for obtaining a semiconductor chip from a wafer includes on the nitride semiconductor substrate the nitride semiconductor layer in a multilayered structure with an active layer sandwiched between a p-type layer and an n-type layer through crystal growth. Furthermore, the method has a stage for forming an (A)-th split groove on the crystal growth surface of the wafer, and a stage for forming a split groove narrower than the (A)-th split groove. A

semiconductor chip division is carried out by using the different kinds of split grooves. Especially, the nitride semiconductor substrate is doped with chlorine to facilitate chip division.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-176823

(P 2 0 0 1 - 1 7 6 8 2 3 A)

(43) 公開日 平成13年 6 月29日 (2001. 6. 29)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H01L 21/301		H01S 5/10	5F041
H01S 5/10		H01L 33/00	C 5F073
// H01L 33/00		21/78	L

審査請求 未請求 請求項の数11 O L (全25頁)

(21) 出願番号 特願平11-358557

(22) 出願日 平成11年12月17日 (1999. 12. 17)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 高倉 輝芳

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 津田 有三

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74) 代理人 100103296

弁理士 小池 隆彌

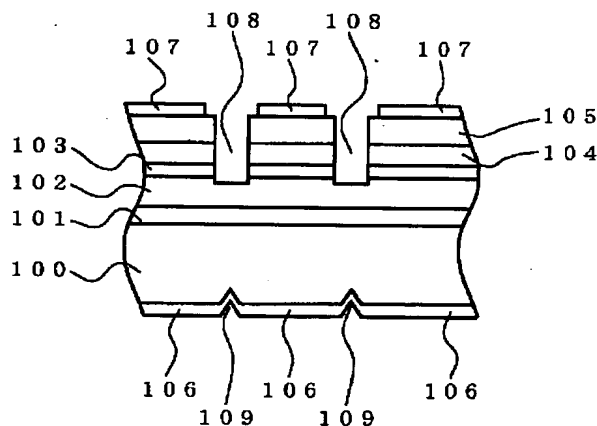
最終頁に続く

(54) 【発明の名称】 窒化物半導体チップの製造方法

(57) 【要約】

【課題】 窒化物半導体を基板とする光を発する活性層を含む窒化物半導体ウェハをチップ状に分割する際に、切断面、界面のクラック、チッピングの発生を防止し、窒化物半導体の結晶性を損なうことなく優れた発光性能を有する窒化物半導体チップを得ると共に、歩留良く所望の形とサイズに切断する方法を提供する。

【解決手段】 窒化物半導体基板上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を結晶成長させたウェハから半導体チップを製造する方法において、第Aの割り溝を前記ウェハの結晶成長面に形成する工程と、前記第Aの割り溝幅よりも狭い割り溝を形成する工程とを具備し、前記複数種の割り溝を用いて半導体チップ分割する。特に、窒化物半導体基板に塩素をドーピングすることによって、チップ分割が容易になる。



【特許請求の範囲】

【請求項1】 窒化物半導体基板上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を結晶成長させたウェハーから窒化物半導体チップを製造する方法において、

第Aの割り溝を前記ウェハーの結晶成長面に形成する工程と、前記第Aの割り溝に対応する位置で、かつ、前記第Aの割り溝幅よりも狭い割り溝を形成する工程とを具備し、前記割り溝に沿って、半導体チップ分割することを特徴とする窒化物半導体チップの製造方法。

【請求項2】 前記狭い割り溝を形成する工程が、前記第Aの割り溝と一致する位置で、前記ウェハーの基板面に第Bの割り溝を形成する工程であることを特徴とする請求項1に記載の窒化物半導体チップの製造方法。

【請求項3】 前記狭い割り溝を形成する工程が、前記第Aの割り溝と一致する位置で、前記第Aの割り溝底部中に第Cの割り溝を形成する工程であることを特徴とする請求項1に記載の窒化物半導体チップの製造方法。

【請求項4】 前記第Aの溝を結晶成長面側から活性層位置よりも深く形成することを特徴とする請求項2又は3に記載の窒化物半導体チップの製造方法。

【請求項5】 前記第Aの溝の底部に、あるいは、前記ウェハーのエッジ部に、一対の欠け溝を形成することを特徴とする請求項1乃至4のいずれかに記載の窒化物半導体チップの製造方法。

【請求項6】 前記窒化物半導体基板は、少なくとも塩素を含有していることを特徴とする請求項1乃至5のいずれかに記載の窒化物半導体チップの製造方法。

【請求項7】 前記含有する塩素濃度は、 $1 \times 10^{14} / \text{cm}^3$ であることを特徴とする請求項6に記載の窒化物半導体チップの製造方法。

【請求項8】 前記割り溝の方向が窒化物半導体の、 $\langle 11-20 \rangle$ 方向、 $\langle 1-100 \rangle$ 方向、 $\langle 0001 \rangle$ 方向、 $\langle 0-111 \rangle$ 方向、 $\langle 01-10 \rangle$ 方向から 57.6° の方向、のいずれかであることを特徴とする請求項1乃至7のいずれかに記載の窒化物半導体チップの製造方法。

【請求項9】 前記窒化物半導体チップの形状が長方形であり、前記長方形の長辺をL、短辺をSとすると、 $L = \langle 11-20 \rangle$ 方向で $S = \langle 1-100 \rangle$ 方向、 $L = \langle 0001 \rangle$ 方向で $S = \langle 2-1-10 \rangle$ 方向、 $L = \langle 01-10 \rangle$ 方向で $S = \langle 2-1-10 \rangle$ 方向、 $L = \langle 0001 \rangle$ 方向で $S = \langle 01-10 \rangle$ 方向、のいずれかであることを特徴とする請求項1乃至8のいずれかに記載の窒化物半導体チップの製造方法。

【請求項10】 前記窒化物半導体チップの長辺と短辺との比(L/S)が1.01以上4以下であることを特徴とする請求項9に記載の窒化物半導体チップの製造方法。

【請求項11】 前記窒化物半導体基板が、GaN基板

であることを特徴とする請求項1乃至10のいずれかに記載の窒化物半導体チップの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高歩留まりで窒化物半導体チップをウェハーから分割する製造方法に関する。

【0002】

【従来の技術】従来、窒化物半導体は発光素子やハイパワーデバイスとして、利用または研究されている。例えば、発光素子の場合、その構成する組成を調整することにより、技術的には青色から橙色までの幅の広い発光素子として利用することができる。近年、その特性を利用して、青色発光ダイオードや緑色発光ダイオードの実用化がなされ、また、窒化物半導体レーザ素子として青紫色半導体レーザが開発されてきている。こうした窒化物半導体発光素子または窒化物半導体電子デバイス素子は、主にサファイア基板上に作製されている。近年、窒化物半導体レーザ素子等に関しては、発振寿命の観点から、窒化物半導体基板上に作製する傾向にある。また、窒化物半導体基板を用いた場合には、窒化物半導体基板の裏面に電極を取ることができ、絶縁基板を用いたものに比べて、電極の面積を減らすことで、1つのチップの占有する面積を小さくすることができるので、1枚のウェハーからのチップの取れ数を増やすことができる。

【0003】

【発明が解決しようとする課題】しかしながら、窒化物半導体基板上に窒化物半導体発光素子を成長する構成は、近年始まったばかりであり、産業上、如何にして窒化物半導体基板上に成長した窒化物半導体素子をチップ分割するかが課題であった。なぜならば、窒化物半導体基板は非常に硬いため、へき開方向以外では非常に割れにくく、割れたとしても切断面上にクラックやチッピングが発生しやすく、綺麗にチップ分割できなかったためである。

【0004】特開平11-4048号公報では、窒化物半導体基板上部に活性層を含む窒化物半導体層を積層すると、窒化物半導体層と窒化物半導体基板のへき開面を一致させることができるので、窒化物半導体基板のへき開面であるM面{11-00}で容易に切断することができることを紹介している。ここで、窒化物半導体のへき開面であるM面は、(0001)基板に対して3種存在し、同様に前記へき開面を得るためのへき開方向($\langle 11-20 \rangle$ 方向)も3種ある。

【0005】ところが、へき開方向ではない $\langle 1-100 \rangle$ 方向に沿って、通常の方法でチップ分割すると、スクライバーもしくはダイサーの、刃の押し合っ方によって、30度ずれた方向($\langle 11-20 \rangle$ 方向)に割れてしまうことがしばしばあった。

【0006】また、通常の方法で、へき開方向の $\langle 11$

ー 20° 方向に沿ってチップ分割しても、スクライバーもしくはダイサーの、刃の接触応力のかけ方によって、意図する方向とは異なる 60 度ずれた方向にへき開されてしまうことがあった。

【0007】上記<11-20° 方向のへき開性は、チップ分割する上で非常に有効な方向ではあるが、上記へき開方向は C 面内で 3 種あり、互いのへき開方向が 90 度で直交していないために、チップ分割の際の、刃の接触応力のかけ方（向き）によってチップ分割の形状が左右されていた。このことから、単に、通常のチップ分割方法で、窒化物半導体基板上に成長した窒化物半導体素子を、所望のチップ形状に、歩留まり良く分割することができなかった。

【0008】

【課題を解決するための手段】本発明の窒化物半導体チップの製造方法は、窒化物半導体基板上に、p 型層と n 型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を結晶成長させたウエハーから窒化物半導体チップを製造する方法において、第 A の割り溝を前記ウエハーの結晶成長面に形成する工程と、前記第 A の割り溝に対応する位置で、かつ、前記第 A の割り溝幅よりも狭い割り溝を形成する工程とを具備し、前記割り溝に沿って、半導体チップ分割することを特徴とする。

【0009】本発明の窒化物半導体チップの製造方法は、前記狭い割り溝を形成する工程が、前記第 A の割り溝と一致する位置で、前記ウエハーの基板面に第 B の割り溝を形成する工程であることを特徴とする。

【0010】このことにより、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、また、第 B の割り溝によって割れた割れ線が、最短切断距離で割れるためには、狭い第 B の割り溝底部から第 A の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。つまり割り溝の幅が異なる理由は、割り溝幅の狭い第 B の割り溝から割れた割れ線が、割り溝幅の広い第 A の割り溝に到達するとき、前記割れ線が第 B の割り溝直上から外れて斜め方向に割れたとしても、第 A の割り溝幅が広いために、前記斜めに割れた割れ線が第 A の割り溝底部に到達することができる。この様にして、チップ形状の不良率を減らすことができる。

【0011】また、溝幅の広い第 A の割り溝を窒化物半導体面と反対側（結晶成長面側）に形成するのは、窒化物半導体面の面積を広くするためである。このことにより、n 電極面積も大きくすることができ、発光層で発光した光を、n 電極を構成している金属で反射させ、透光性 p 電極からの光取り出し効率を上げることができる。また、マウントの際の放熱性にも優れる。

【0012】本発明の窒化物半導体チップの製造方法は、前記狭い割り溝を形成する工程が、前記第 A の割り

溝と一致する位置で、前記第 A の割り溝底部中に第 C の割り溝を形成する工程であることを特徴とする。このことにより、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、第 C の割り溝を第 A の割り溝底部のほぼ中央線に沿って形成することにより、第 C の割り溝によって割れた割れ線が、第 A の割り溝によって局部的に薄くなった部分に沿って割れるため、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0013】本発明の窒化物半導体チップの製造方法は、前記第 A の溝を結晶成長面側から活性層位置よりも深く形成することを特徴とする。このことにより、チップ分割の際に、チップングやクラッキングが発生したとしても、前記発光層を損傷することがなく、素子不良の発生率を低減することができる。

【0014】本発明の窒化物半導体チップの製造方法は、前記第 A の溝の底部あるいは、前記ウエハーのエッジ部に、一対の欠け溝を形成することを特徴とする。

【0015】本発明の窒化物半導体チップの製造方法は、前記窒化物半導体基板は、少なくとも塩素を含有していることを特徴とする。

【0016】本発明の窒化物半導体チップの製造方法は、前記含有する塩素濃度は、 $1 \times 10^{14} / \text{cm}^3$ であることを特徴とする。このことにより、少なくとも $1 \times 10^{14} / \text{cm}^3$ 以上の塩素濃度をドーピングすることによって、全く塩素をドーピングしていない窒化物半導体基板に比べて、容易に基板を分割することができた。

【0017】また、HVPE 法にて種基板（例えば、サファイア基板）上に塩素ドーピングを行った厚膜の窒化物半導体膜（例えば、 $300 \mu\text{m}$ ）を形成したところ、同じ種基板上に塩素を全くドーピングしていない同じ厚膜の窒化物半導体膜と比べて、基板と厚膜との熱膨張係数差によって生じる反りの量が小さかった。理由については、定かではないが、窒化物半導体基板を構成している III 族原子と V 族原子との間の結合力を塩素によって弱められているのではないかと考えられる。素子チップの総膜厚は、殆どが基板で占められているため、素子分割を容易にする塩素ドーピングは非常に有効である。

【0018】塩素を含有する窒化物半導体基板もしくは塩素を含有した窒化物半導体厚膜は、塩素を全く含有していない窒化物半導体基板若しくは窒化物半導体厚膜と比べて分割が容易であるため、切断距離が $200 \mu\text{m}$ 以下から分割することができる。

【0019】本発明の窒化物半導体チップの製造方法は、前記割り溝の方向が窒化物半導体の、<11-20° 方向、<1-100° 方向、<0001° 方向、<0-111° 方向、<01-10° 方向から 57.6° の方向、のいずれかであることを特徴とする。

【0020】本発明の窒化物半導体チップの製造方法は、前記窒化物半導体チップの形状が長方形であり、前

記長方形の長辺をL、短辺をSとすると、 $L = \langle 11-20 \rangle$ 方向で $S = \langle 1-100 \rangle$ 方向、 $L = \langle 0001 \rangle$ 方向で $S = \langle 2-1-10 \rangle$ 方向、 $L = \langle 01-10 \rangle$ 方向で $S = \langle 2-1-10 \rangle$ 方向、 $L = \langle 0001 \rangle$ 方向で $S = \langle 01-10 \rangle$ 方向、のいずれかであることを特徴とする。上記組み合わせを具備することによって、チップ分割の容易な方向を長辺として多く割り溝形成し、逆に、チップ分割の困難な方向を短辺として少なく溝形成することができる。このことにより、チップ分割によって発生する形状不良を抑制することができる。

【0021】本発明の窒化物半導体チップの製造方法は、前記窒化物半導体チップの長辺と短辺との比(L/S)が1.01以上4以下であることを特徴とする。このことにより、この原理から、効率良く割り溝に力を加えることができ、チップ分割を容易にすることができる。特に、短辺・長辺の方向を選択する技術と組み合わせることによって、チップ分割の困難な短辺側に、上記でこの原理で効率良く割り溝に力を加えることができ、チップ分割を容易にすることができる。

【0022】本発明の窒化物半導体チップの製造方法は、前記窒化物半導体基板が、GaN基板であることを特徴とする。

【0023】

【発明の実施の形態】一般に、窒化物半導体の結晶成長を行う方法としては、有機金属気相成長法(以下、MOCVD法)、分子線エピタキシー法(以下、MBE法)、ハイドライド気相成長法(以下、HVPE法)で行うのが通例であり、どの結晶成長方法を用いても良い。以下に、基板としてGaN基板を用い、成長方法としてMOCVD法を用いて製造した窒化物半導体発光ダイオードおよび窒化物半導体レーザダイオードの例について記述する。

【0024】基板としては、窒化物半導体で構成されている基板であれば良く、 $Al_xGa_yIn_zN$ ($x+y+z=1$) 基板であっても良い。また、 $Al_xGa_yIn_zN$ ($x+y+z=1$) 基板の、窒素元素の内、約10%程度以下(ただし、六方晶系であること)が、P、As、Sbの他の元素に置換されていてもよい。特に、窒化物半導体レーザの場合、垂直横モードの単峰化のために、クラッド層よりも屈折率の低い層が該クラッド層の外側に接している必要があり、AlGaN基板を用いるのが最良である。

【0025】また、以下の実施例では、窒化物半導体のC面基板について記載しているが、A面基板、R面基板、M面基板を用いても良い。しかしながら、本発明によるチップ分割の効果が最も顕れたのは、C面基板であった。また、完全なC面基板ではなくとも、C面から2度以下のオフ角度を有する基板であれば同一の効果が得られた。前記オフ角度は、A面基板、R面基板、M面基板についても同様であった。

【0026】(実施の形態1) 本実施の形態1では、窒化物半導体発光ダイオード素子の製造方法とチップ分割について説明する。

【0027】図1は、C面(0001) n型GaN基板100、n型GaNバッファ層101、n型 $Al_{x1}Ga_{1-x1}N$ クラッド層102、活性層103、p型 $Al_{x2}Ga_{1-x2}N$ クラッド層104、p型GaNコンタクト層105、n型電極106、p型電極107、第Aの割り溝108、第Bの割り溝109から構成されている。

【0028】以下に図1の窒化物半導体発光ダイオードの製造方法について説明する。まず、HVPE法で種基板(例えば、サファイア基板)上に厚膜のGaNを積層し、その後、研磨でサファイア基板を剥ぎ取り、厚さ400 μm 、大きさ2インチ ϕ のC面(0001) n型GaN基板100を作製した。該n型GaN基板のn型極性は、Siをドーピングすることによって得られ、該Siの濃度は、 $2 \times 10^{18} / cm^3$ であった。さらに、前記n型GaN基板中に約 $2 \times 10^{17} / cm^3$ の塩素をドーピングしている。

【0029】次に、MOCVD装置に、前記n型GaN基板100をセットし、1050 $^{\circ}C$ の成長温度でn型GaNバッファ層101を1 μm 形成した。このn型GaNバッファ層は、種基板からn型GaN基板を剥ぎ取る時に生じた、n型GaN基板の表面歪みの緩和、表面モフォロジーや表面凹凸の改善(平坦化)を目的に設けた層であり、無くても構わない。しかしながら、GaN基板に塩素をドーピングしている場合は、表面モフォロジーが悪化する傾向にあるため、本実施の形態のようにGaNバッファ層を設けた方が好ましい。n型GaNバッファ層101を形成後、続けて2 μm 厚のn型 $Al_{x1}Ga_{1-x1}N$ 層102を形成した。本実施の形態では、 $X1=0$ で作製した。

【0030】次に、基板の温度を700 $^{\circ}C \sim 800^{\circ}C$ 程度に下げ、3周期の、厚さ4nmの $In_{0.35}Ga_{0.65}N$ 井戸層と厚さ6nmの $In_{0.02}Ga_{0.98}N$ 障壁層より構成される活性層(多重量子井戸層)103を成長する。その際、 SiH_4 は供給してもよいし、供給しなくてもよい。また、障壁層はGaNで構成されていてもよい。次に、基板温度を再び1050 $^{\circ}C$ まで昇温して、厚み20nmのp型 $Al_{x2}Ga_{1-x2}N$ 層104を成長する。本実施の形態では、 $X2=0.2$ で作製した。その後、0.3 μm の厚みのp型GaNコンタクト層105を成長した。

【0031】本実施の形態の活性層103は、3周期からなる多重量子井戸構造を作製したが、その他の周期構造でも良く、井戸層のみの単一量子井戸構造でも良い。活性層は $In_yGa_{1-y}N$ から構成されていれば良く、所望の発光波長に応じてIn組成を変化させればよい。

【0032】活性層が単一量子井戸で、発光波長が370nm以下の場合、井戸層はGaNから構成されてい

るのが好ましく、少なくとも極性を示す不純物がドーピングされていなければならない。また、n型クラッド層102とp型クラッド層104は少なくともAlを含む窒化物半導体から構成されていなければならない。

【0033】活性層が多重量子井戸から構成されていて、発光波長が370nm以下の場合、井戸層はGaNから構成されていて、障壁層は少なくともAlを含む窒化物半導体でなければならない、少なくとも井戸層もしくは障壁層の何れかに極性を有する不純物がドーピングされていなければならない。また、n型クラッド層102とp型クラッド層104は、Alを含む窒化物半導体から構成されていても良いし、構成されていなくとも良い。何故ならば、多重量子井戸構造のAlを含む窒化物半導体障壁層によって、十分キャリアが閉じ込められているからである。

【0034】上記活性層中の井戸層または障壁層の、極性を有する不純物は、Si、Ge、O、C、Zn、Be、Mgの何れかが好ましい。p型GaNコンタクト層105のp型不純物濃度は、p型電極107の形成位置に向かって、p型不純物濃度を多くした方が好ましい。このことによりp型電極形成によるコンタクト抵抗が低減する。また、p型化不純物であるMgの活性化を妨げているp層中の残留水素を除去するために、p型層成長中に微量の酸素を混入させてもよい。

【0035】この様にして、p型GaNコンタクト層105を成長後、MOCVD装置のリアクター内を全窒素キャリアガスとNH₃に変えて、60℃/分で温度を降下させた。基板温度が850℃に達した時点で、NH₃の供給量を停止して、5分間、前記基板温度で待機してから、室温まで降下させた。上記基板の保持温度は650℃から900℃の間が好ましく、待機時間は、3分以上15分以下が好ましかった。また、降下温度の到達速度は、30℃/分以上が好ましい。

【0036】このようにして作製された成長膜をラマン測定によって評価した結果、前記手法により、従来、利用されているp型化アニールを行わなくとも、成長後すでにp型化の特性を示していた。また、p型電極形成によるコンタクト抵抗も低減していた。

【0037】SIMS (secondary ion mass spectroscopy) 測定を行った結果、残留水素濃度がp型GaNコンタクト層105最表面近傍で $3 \times 10^{18} / \text{cm}^3$ 以下であった。発明者らによる実験によると、成長膜を形成後、NH₃雰囲気中で基板温度を室温まで降下させたとき、残留水素濃度が成長膜最表面近傍で高かったことから、成長膜最表面近傍の残留水素濃度は、成長終了後のNH₃雰囲気が原因であると考えられる。この残留水素は、p型化不純物であるMgの活性化を妨げることが知られている。前記残留水素濃度は、 $5 \times 10^{19} / \text{cm}^3$ 以下が好ましい。

【0038】この様にp型GaNコンタクト層105成

長後に、キャリアガスをN₂で置換し、NH₃の供給量を停止して所定の時間、成長温度を保持することによって、p型化を促し、成長膜最表面近傍の残留水素濃度を下げ、コンタクト抵抗を低減できた。また、p型電極形成によるコンタクト抵抗をさらに低減する方法として、成長膜最表面(p型層の最表面)近傍をエッチングにより除去し、その除去面にp型電極を形成すると良い。成長膜最表面(p型層の最表面)を除去する層厚は、10nm以上が好ましく、特に上限値はないが、除去面近傍の残留水素濃度が $5 \times 10^{19} / \text{cm}^3$ 以下になることが好ましい。

【0039】次に、上記窒化物半導体発光ダイオード素子を形成したウェハーのチップ分割について説明する。本実施の形態1は、第Aの割り溝深さが、窒化物半導体発光層の位置より深く形成した場合のチップ分割である。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0040】まず、上記ウェハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを100μmにし、鏡面出しをする。次に、フッ酸もしくは熱リン酸を含む硫酸からなる混合溶液で、前記ウェハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。

【0041】次に、前記ウェハーの結晶成長側の面をリソグラフィ法でマスク処理をし、反応性イオンエッチング装置にセットする。ドライエッチングによって、前記成長面上に、 $\langle 1-100 \rangle$ 方向に沿って、深さ0.5μm、線幅10μm、ピッチ350μmと、 $\langle 11-20 \rangle$ 方向に沿って、深さ0.5μm、線幅10μm、ピッチ250μmの、第Aの割り溝108を形成した。その後、マスクを取り除き、p型GaNコンタクト層105上に、Pd(14nm)/Au(2nm)の順で、透光性p型電極107とAuパッド電極を形成する。このとき、リソグラフィ技術を用いてp電極部分をパターン形成した。次に、前記p電極形成を行ったウェハーを、微量の酸素を導入しながら、550℃でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。

【0042】次に、スクライバーのテーブル上にGaN基板側を上にして張り付け、真空チャックで固定する。固定後、スクライバーで、GaN基板側の面上に、ピッチ350μm、深さ5μm、線幅5μmと、ピッチ250μm、深さ5μm、線幅5μmの、第Bの割り溝109を、それぞれ $\langle 1-100 \rangle$ 方向と $\langle 11-20 \rangle$ 方向に形成した。この様にして350μm×250μm角のチップになるようにスクライプラインを入れ、第Bの割り溝109を形成する。ただし、第Bの割り溝109の形成位置は、第A割り溝108の線幅ほぼ中央に前記

第Bの割り溝109が一致するようにする。

【0043】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、ウエハーのGa_{0.5}N基板側全面に、W(15nm)/Al(150nm)によるn型電極106を形成する。その後、結晶成長側の面

(p型電極形成面)に粘着シートを貼付し、Ga_{0.5}N基板側から軽くローラーで押し当てる事により、2インチφのウエハーから350μm×250μm角のチップを多数得た。チップの切断面にクラック、チップング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは97%以上であった。

【0044】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Aの割り溝底部を窒化物半導体発光層位置よりも深く形成し、第Bの割り溝は第Aの割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第Aの割り溝底部が窒化物半導体発光層位置よりも深く、第Aの割り溝が第Bの割り溝よりも溝幅が広いことにより、第Bの割り溝によって割れた割れ線が、最短切断距離で割れるためには、第Bの割り溝底部から第Aの割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。また、第Aの割り溝底部が、窒化物半導体発光層位置よりも深いため、チップ分割の際に、チップング、クラッキングが発生したとしても、前記発光層を損傷することがなく、素子不良の発生率を低減することができる。

【0045】第Aの割り溝幅と第Bの割り溝幅が異なる理由は、上述のように、割り溝幅の狭い第Bの割り溝から割れた割れ線が、割り溝幅の広い第Aの割り溝に到達するとき、前記割れ線が第Bの割り溝直上から外れて斜め方向に割れたとしても、第Aの割り溝幅が広いために、前記斜めに割れた割れ線が第Aの割り溝底部に到達することができる。この様にして、チップ形状の不良率を減らすことができる。

【0046】また、溝幅の広い第Aの割り溝を窒化物半導体面と反対側(結晶成長面側)に形成するのは、窒化物半導体面の面積を広くするためである。このことにより、n電極面積も大きくすることができ、発光層で発光した光を、n電極を構成している金属で反射させ、透光性p電極からの光取り出し効率を上げることができる。また、マウントの際の放熱性にも優れる。

【0047】窒化物半導体基板中に塩素ドーピングした効果について調べたところ、少なくとも $1 \times 10^{14} / \text{cm}^3$ 以上の塩素濃度をドーピングすることによって、全く塩素をドーピングしていない窒化物半導体基板に比べ

て、容易に基板を分割することができた。また、HVP E法にて種基板(例えば、サファイア基板)上に塩素ドーピングを行った厚膜の窒化物半導体膜(例えば、300μm)を形成したところ、同じ種基板上に塩素を全くドーピングしていない同じ厚膜の窒化物半導体膜と比べて、基板と厚膜との熱膨張係数差によって生じる反りの量が小さかった。理由については、定かではないが、窒化物半導体基板を構成しているIII族原子とV族原子との間の結合力を塩素によって弱められているのではないかと考えられる。素子チップの総膜厚は、殆どが基板で占められているため、素子分割を容易にする塩素ドーピングは非常に有効である。

【0048】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用した。ダイシングによるハーフカット、スクライバー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Bの割り溝幅よりも広くしなければならないため、スクライバーによる第Aの割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第Aの割り溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0049】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECREエッチング法等のドライエッチング法の他、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができる。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。

【0050】また、本実施の形態では、第Bの割り溝幅の形成にスクライブを使用した。エッチング法、ダイシング等を使用しても構わない。しかしながら、本実施の形態の、第Bの割り溝はスクライブが最も好ましい。なぜならば、溝幅を狭く、且つ迅速に、溝形成が可能であるためである。

【0051】また、本実施の形態で、Ga_{0.5}N基板を研磨して100μm程度まで薄くしたが、本発明者らによる実験によると、塩素ドーピングをしたGa_{0.5}N基板の厚さは200μm以下が好ましく、さらに好ましくは150μm以下が好ましかった。窒化物半導体中に塩素をドーピングすることによって分割が容易になったが、所望の方向に歩留まり良くへき開するためには、基板の厚みを薄くすることが好ましい。なぜならば、Ga_{0.5}N基板の厚みは、通常、300μm~600μmであるのに対し、該Ga_{0.5}N基板上に積層する発光層を含む窒化物半導体膜は数μm程度であり、その殆どがGa_{0.5}N基板の厚みで占められているためである。

【0052】本実施の形態のように、第Aの割り溝の溝幅中央位置と、第Bの割り溝の溝幅中央位置とが一致し

た位置で、ウェハーをチップ状に分割することが最も好ましいが、ウェハーの厚み（GaN基板の厚み）が厚すぎると、前記位置からずれて割れてしまう傾向に有る。さらに、第Aの割り溝と第Bの割り溝とが合致していない位置では、割れにくい傾向にあることから、ウェハー（基板）を研磨して薄くする必要がある。GaN基板の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウェハーが割れるため、GaN基板の厚みの下限値は50 μ m以上が望ましい。また、塩素ドーピングされたGaN基板全体を研磨して薄くする他に、塩素ドーピングされたGaN基板を部分的に薄くする方法として、第Aの割り溝の底部と第Bの割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングされたGaN基板の厚みと同様に、200 μ m以下が好ましく、さらに好ましくは150 μ m以下、50 μ m以上である。

【0053】また、塩素をドーピングしたGaN基板を、切断し易いGaN基板の厚み200 μ mよりも厚く研磨しておいて、第Aと第Bの割り溝の切断距離を200 μ m以下にしてもよい。このことにより、割り溝部以外では切断されにくく、チップ分割時に生じるクラッキングやチッピングの発生を防止できる。

【0054】本実施の形態の割り溝に加えて、第Cの割り溝として、第Aの割り溝中に、スクライブラインを形成してチップ分割しても良い。また、図3に示すように、第Aの割り溝のエッジ部分に、一対の欠け溝を形成して素子分割しても良い。図3(a)は、ウェハーのエッチ部に一対の欠け溝を設けた例を示し、図3(b)には、第Aの割り溝底部に一対の欠け溝を設けた例を示す。この場合、ウェハーの総膜厚が150 μ m以下、もしくは、第Aの割り溝底部から第Bの割り溝底部までの切断距離が150 μ m以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0055】（実施の形態2）本実施の形態2は、実施の形態1の、第Aの割り溝深さが、窒化物半導体膜と窒化物半導体基板との界面位置より深く形成した場合のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0056】図4は、C面（0001）n型GaN基板200、n型GaNバッファ層201、n型Al_{1-x1}Ga_{1-x1}Nクラッド層202、活性層203、p型Al_{1-x2}Ga_{1-x2}Nクラッド層204、p型GaNコンタクト層205、n型電極206、p型電極207、第Aの割り溝208、第Bの割り溝209から構成されている。前記GaN基板200は、塩素濃度 $1 \times 10^{18} / \text{cm}^3$ をドーピングしている。

【0057】図4の窒化物半導体発光ダイオードの製造方法は、実施の形態1と同じである。以下に、上記窒化物半導体発光ダイオード素子を形成したウェハーのチッ

プ分割について説明する。

【0058】まず、上記ウェハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを200 μ mにし、鏡面出しをする。GaN基板面を鏡面出し（透明にする）するのは、以下に述べる割り溝の形成位置を裏面側から容易に確認できるようにするためと、p電極とn電極の形成位置の調整を容易にするためである。次に、フッ酸もしくは熱燐酸を含む硫酸からなる混合溶液で、前記ウェハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。

【0059】次に、前記ウェハーの結晶成長側の面をリソグラフィー法でマスク処理をし、反応性イオンエッチング装置にセットする。ドライエッチングによって、前記結晶成長面上に、深さ4 μ m、線幅20 μ m、ピッチ350 μ mと、深さ4 μ m、線幅20 μ m、ピッチ150 μ mの、第Aの割り溝208を、それぞれ<1-10>方向と<11-20>方向に沿って形成した。その後、マスクを取り除き、p型GaNコンタクト層205上に、Pd（7nm）/Ni（7nm）の順に、リソグラフィー技術を用いて透光性p型電極207とAuパッド電極をパターン形成する。

【0060】次に、微量の酸素を導入しながら、600℃でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。続いて、ウェハーを裏返しにして、GaN基板側にTi（15nm）/Mo（150nm）によるn型電極206を、リソグラフィー技術でパターン形成する。

【0061】この時、結晶成長側のp型電極パターンの形成位置と真反対側に、n型電極パターンを形成し、且つ、割り溝を形成すべく互いの電極が被覆されていない領域を一致させる。続いて、スクライバーのテーブル上にGaN基板側を上にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、GaN基板側の面（n型GaN基板200）上に、ピッチ350 μ m、深さ5 μ m、線幅5 μ mと、ピッチ150 μ m、深さ5 μ m、線幅5 μ mの、第Bの割り溝209を、それぞれ<1-100>方向と<11-20>方向に沿って形成した。この様にして350 μ m \times 150 μ m角のチップになるようにスクライブラインを入れ、第Bの割り溝209を形成する。

【0062】スクライブ後、真空チャックを解放し、ウェハーをテーブルから取り外し、GaN基板側から軽くローラーで押し当てる事により、2インチ ϕ のウェハーから350 μ m角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは98%以上であった。

【0063】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Aと第Bの割り溝を形成し、前記第Aの割り溝底部を窒化物半導体膜と前記基板との界面よりも深く形成し、第Bの割り溝は第Aの割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第Aの割り溝底部が窒化物半導体膜と基板との界面よりも深く、第Aの割り溝が第Bの割り溝よりも溝幅が広いことにより、第Bの割り溝によって割れた割れ線が、最短切断距離で割れるためには、第Bの割り溝底部から第Aの割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。また、第Aの割り溝底部が、窒化物半導体膜と基板との界面よりも深いため、チップ分割の際に、チップング、クラッキングが発生したとしても、前記発光層を損傷することがなく、素子不良の発生率を低減することができる。

【0064】さらに、第Aの割り溝底部が塩素をドーピングした窒化物半導体基板中まで達していることから、チップ分割は、塩素をドーピングした窒化物半導体基板そのものの分割であり、塩素を全くドーピングしていない窒化物半導体基板に比べて容易にチップ分割することができる。窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。

【0065】第Aの割り溝幅と第Bの割り溝幅が異なる理由は、上述のように、割り溝幅の狭い第Bの割り溝から割れた割れ線が、割り溝幅の広い第Aの割り溝に到達するとき、前記割れ線が第Bの割り溝直上から外れて斜め方向に割れたとしても、第Aの割り溝幅が広いために、前記斜めに割れた割れ線が第Aの割り溝底部に到達することができる。この様にして、チップ形状の不良率を減らすことができる。

【0066】また、溝幅の広い第Aの割り溝を窒化物半導体面と反対側（結晶成長面側）に形成するのは、窒化物半導体面の面積を広くするためである。このことにより、n電極面積も大きくすることができ、発光層で発光した光を、n電極を構成している金属で反射させ、透光性p電極からの光取り出し効率を上げることができる。また、マウントの際の放熱性にも優れる。

【0067】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用したのが、ダイシングによるハーフカット、スクライバー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Bの割り溝幅よりも広くしなければならないため、スクライバーによる第Aの割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第Aの割り溝

の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0068】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECREッチング法等のドライエッチング法の他、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができるため、本実施の形態では、第Aの割り溝の形成には、ドライエッチングまたはウェットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0069】また、本実施の形態では、第Bの割り溝幅の形成にスクライブを使用したのが、上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第Bの割り溝形成においては、スクライブが最も好ましい。なぜならば、溝幅を狭く、且つ迅速に、溝形成が可能であるためである。

【0070】さらに、本実施の形態では、格子状にスクライブラインを形成したが、図3に示すようにウェハーのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。この場合、ウェハーの総膜厚が $150\mu\text{m}$ 以下、もしくは、第Aの割り溝底部から第Bの割り溝底部までの切断距離が $150\mu\text{m}$ 以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0071】本実施の形態では、第Aの割り溝と第Bの割り溝を形成して局部的に薄くなった溝部で、ウェハーをチップ分割するため、第Aの割り溝底部から第Bの割り溝底部までの切断距離が短いことが好ましい。前記切断距離は、塩素ドーピングを行ったGa_{0.5}N_{0.5}基板の厚みと同様に、 $200\mu\text{m}$ 以下が好ましく、さらに好ましくは $150\mu\text{m}$ 以下である。前記切断距離の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウェハーが割れるてしまうため、該切断距離の下限値は $50\mu\text{m}$ 以上が望ましい。

【0072】また、塩素をドーピングしたGa_{0.5}N_{0.5}基板を、切断し易い該Ga_{0.5}N_{0.5}基板の厚み $200\mu\text{m}$ よりも厚く研磨しておいて、第Aと第Bの割り溝の切断距離を $200\mu\text{m}$ 以下にしてもよい。このことにより、割り溝部以外では切断されにくく、チップ分割時に生じるクラッキングやチップングの発生を防止できる。

【0073】本実施の形態の割り溝に加えて、第Cの割り溝として、第Aの割り溝中に、スクライブラインを形成してチップ分割しても良い。また、図3に示すように、第Aの割り溝のエッジ部分に、一対の欠け溝を形成して素子分割しても良い。図3(a)は、ウェハーのエッチ部に一対の欠け溝を設けた例を示し、図3(b)に

は、第Aの割り溝底部に一对の欠け溝を設けた例を示す。この場合、ウエハの総膜厚が $150\mu\text{m}$ 以下、もしくは、第Aの割り溝底部から第Bの割り溝底部までの切断距離が $150\mu\text{m}$ 以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0074】（実施の形態3）本実施の形態3は、実施の形態1の、第Aの割り溝深さが、窒化物半導体発光層の位置よりも浅く形成した場合のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0075】図5は、C面（0001）n型Ga_{1-x}N基板300、n型Ga_{1-x}Nバッファ層301、n型Al_{1-x}Ga_xNクラッド層302、活性層303、p型Al_{1-x}Ga_xNクラッド層304、p型Ga_{1-x}Nコンタクト層305、n型電極306、p型電極307、第Aの割り溝308、第Bの割り溝309から構成されている。前記Ga_{1-x}N基板300は、塩素濃度 $1\times 10^{14}/\text{cm}^3$ をドーピングしている。

【0076】図5の窒化物半導体発光ダイオードの製造方法については、実施の形態1と同じである。まず、上記ウエハのGa_{1-x}N基板側を研磨機により研磨して、塩素ドーピングされたGa_{1-x}N基板の厚さを $150\mu\text{m}$ にし、鏡面出しをする。Ga_{1-x}N基板面を鏡面出しする（透明にする）のは、以下に述べる割り溝の形成位置を裏面側から容易に確認できるようにするためと、p電極とn電極の形成位置の調整を容易にするためである。次に、フッ酸もしくは熱燐酸を含む硫酸からなる混合溶液で、前記ウエハをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。

【0077】次に、前記ウエハをリソグラフィー法でマスク処理をし、結晶成長側の面（p型Ga_{1-x}Nコンタクト層）を上にして、反応性イオンエッチング装置にセットする。ドライエッチングによって、該ウエハの結晶成長側に、深さ $0.2\mu\text{m}$ 、線幅 $20\mu\text{m}$ 、ピッチ $350\mu\text{m}$ の第Aの割り溝308を、 $\langle 11-20 \rangle$ 方向及び $\langle 11-20 \rangle$ 方向に、図2に示す格子形状で形成した。その後、マスクを取り除き、p型Ga_{1-x}Nコンタクト層305上に、Pd（4nm）/Mo（3nm）の順に、透光性p型電極307とAuパッド電極をリソグラフィー技術でp電極部分をパターン形成した後、微量の酸素を導入しながら、 500°C でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。次に、ウエハを裏返しにして、Ga_{1-x}N基板側に、Ti（15nm）/Al（150nm）によるn型電極306を、リソグラフィー技術でパターン形成する。この時、結晶成長側のp型電極パターンの形成位置と真反対側に、n型電極パター

ンを形成し、且つ、割り溝を形成すべく互いの電極が被覆されていない領域を一致させる。

【0078】次に、ウエハの結晶成長側に粘着シートを貼付し、スクライバーのテーブル上にGa_{1-x}N基板側を上にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、Ga_{1-x}N基板側の面（n型Ga_{1-x}N基板300）上に、ピッチ $350\mu\text{m}$ 、深さ $5\mu\text{m}$ 、線幅 $5\mu\text{m}$ で一回スクライブする。次に、先程のスクライブ方向に対して垂直方向に、同様にしてスクライブする。この様にして $350\mu\text{m}$ 角のチップになるようにスクライブラインを入れ、第Bの割り溝309を形成する。ただし、第Bの割り溝309の形成位置は、前記第Aの割り溝308の線幅のほぼ中央線と一致した位置とし、第Aの割り溝および第Bの割り溝の形成方向は、窒化物半導体に対して $\langle 11-20 \rangle$ または $\langle 1-100 \rangle$ 方向である。また、第Bの割り溝309も第Aの割り溝308と同様に電極が被覆されていない位置に形成することが好ましい。

【0079】スクライブ後、真空チャックを解放し、ウエハをテーブルから外し取り、Ga_{1-x}N基板側から軽くローラーで押し当てる事により、2インチφのウエハから $350\mu\text{m}$ 角のチップを多数得た。チップの切断面にクラック、チップング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは93%以上であった。

【0080】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Aの割り溝と第Bの割り溝を形成し、第Bの割り溝は第Aの割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第Aの割り溝が第Bの割り溝よりも溝幅が広く、かつ、第Aと第Bの割り溝に分けて切断したことによる。また、第Bの割り溝によって割れた割れ線が、最短切断距離で割れるためには、第Bの割り溝底部から該第Bの割り溝底部上方の第Aの割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0081】第Aの割り溝幅と第Bの割り溝幅が異なる理由は、上述のように、割り溝幅の狭い第Bの割り溝から割れた割れ線が、割り溝幅の広い第Aの割り溝に到達するとき、前記割れ線が第Bの割り溝直上から外れて斜め方向に割れたとしても、第Aの割り溝幅が広いために、前記斜めに割れた割れ線が第Aの割り溝底部に到達することができる。この様にして、チップ形状の不良率を減らすことができる。

【0082】また、溝幅の広い第Aの割り溝を窒化物半

導体面と反対側（結晶成長側）に形成するのは、窒化物半導体面の面積を広くするためである。このことにより、n電極面積も大きくすることができ、発光層で発光した光を、n電極を構成している金属で反射させ、透光性p電極からの光取り出し効率を上げることができる。また、マウントの際の放熱性にも優れる。

【0083】窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。本実施の形態では、第Aの割り溝が活性層まで達していないため、発光面積は実施の形態1や2に比べて大きく取れる。特に、第Aの割り溝底部308にもp電極307を被覆すると効果的である。

【0084】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用した。ダイシングによるハーフカット、スクライパー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Bの割り溝幅よりも広くしなければならないため、スクライパーによる第Aの割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第Aの割溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0085】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECRエッチング法等のドライエッチング法、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができるため、本実施の形態では、第Aの割溝の形成には、ドライエッチングまたはウェットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。

【0086】また、本実施の形態では、第Bの割り溝幅の形成にスクライブを使用した。上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第Bの割り溝形成においては、スクライブが最も好ましい。なぜならば、溝幅を狭く、且つ迅速に、溝形成が可能であるためである。

【0087】本実施の形態では、格子状にスクライブラインを形成したが、図3に示すようにウエハーのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。図3(a)は、ウエハーのエッチ部に一対の欠け溝を設けた例を示し、図3(b)には、第Aの割り溝底部に一対の欠け溝を設けた例を示す。この場合、ウエハーの総膜厚が150μm以下、もしくは、第Aの割り溝底部から第Bの割り溝底部までの切断距離が150μm以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0088】また、本実施の形態で、塩素ドーピングしたGaN基板を研磨して150μm程度まで薄くしたが、実施の形態1で述べたように、チップ分割を容易にするためにはGaN基板の厚さは200μm以下が好ましく、さらに好ましくは150μm以下、50μm以上が好ましかった。また、塩素ドーピングを行ったGaN基板全体を研磨して薄くする他に、該GaN基板を部分的に薄くする方法として、第Aの割り溝の底部と第Bの割り溝の底部との切断距離を短くしてもよい。このとき、前記切断距離は、塩素ドーピングを行ったGaN基板の厚みと同様に、200μm以下が好ましく、さらに好ましくは150μm以下、50μm以上である（実施の形態4）本実施の形態4では、第Aの割り溝中に第Cの割り溝を形成して、チップ分割する方法について説明する。

【0089】図6は、C面(0001)n型GaN基板400、n型GaNバッファ層401、n型Al_xGa_{1-x}Nクラッド層402、活性層403、p型Al_xGa_{1-x}Nクラッド層404、p型GaNコンタクト層405、n型電極406、p型電極407、第Aの割り溝408、第Cの割り溝409から構成されている。GaN基板400は、塩素濃度を5×10¹⁵/cm³ドーピングしている。

【0090】図6の窒化物半導体発光ダイオードの製造方法については実施の形態1と同じである。前記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0091】まず、上記ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを130μmにする。このとき、研磨面を鏡面にしても良いし、しなくとも良い。なぜならば、両面から割り溝を確認する必要がないからである。次に、フッ酸もしくは熱燐酸を含む硫酸からなる混合溶液で、前記ウエハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。

【0092】続いて、p型GaNコンタクト層405上に、Pd(7nm)/Au(80nm)の順に、透光性p型電極407をウエハー全面に形成した後、Auパッド電極を形成し、微量の酸素を導入しながら、450℃でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。次に、ウエハーを裏返しにして、GaN基板側に、Ti(15nm)/Al(150nm)によるn型電極406を、ウエハー全面に形成する。

【0093】前記ウエハーの結晶成長側の面をリソグラフィ技術でマスク処理を行い、反応性イオンエッチング装置にセットする。ドライエッチングによって、前記

成長面上に、Ga N基板の<1-100>方向に沿って、深さ0.2 μ m、線幅30 μ m、ピッチ350 μ mと、<11-20>方向（前記<1-100>方向と垂直方向）に沿って、深さ0.2 μ m、線幅30 μ m、ピッチ300 μ mの、第Aの割り溝408を、p型電極407の上から形成した。第Aの割り溝は、電極剥離のことを考慮すると、p型電極407が被覆されていない部分に形成することが好ましいが、本実施の形態では、第Aの割り溝と第Cの割り溝を同じ面に形成することから、溝位置合わせのための電極非被覆部を設ける必要が 10 無い。そのため、素子プロセスの簡略化、単一ウエハーからのチップ数の増収、発光面積の拡大化を目的に、n電極、p電極共に、割り溝のための電極非被覆部を設けずに、ウエハー全面に電極形成を行っている。

【0094】次に、ウエハーのGa N基板側の面（n型電極406）に粘着シートを貼付し、スクライバーのテーブル上に結晶成長側を上にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、第Aの割り溝底部のほぼ中央線に沿って、ピッチ350 μ m、深さ0.1 μ m、線幅5 μ mを<1-100>方向に一回スクライブする。次に、先程のスクライブ方向に対して垂直方向（<11-20>方向）に、ピッチ300 μ m、深さ0.1 μ m、線幅5 μ mで第Aの割り溝底部のほぼ中央線に沿って一回スクライブする。この様にして350 μ m \times 300 μ m角のチップになるようにスクライブラインを入れ、第Cの割り溝409を形成する。

【0095】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、結晶成長側から軽くローラーで押し当てる事により、2インチ ϕ のウエハーから350 μ m \times 300 μ m角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは90%以上であった。

【0096】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Aの割り溝と第Cの割り溝を形成し、第Cの割り溝を第Aの割り溝中に構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第Cの割り溝を第Aの割り溝底部のほぼ中央線に沿って形成することにより、第Cの割り溝によって割れた割れ線が、第Aの割り溝によって局部的に薄くなった部分に沿って割れるため、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0097】溝幅の広い第Aの割り溝を窒化物半導体面と反対側（結晶成長面側）に形成するのは、窒化物半導 50

体面の面積を広くするためである。このことにより、n電極面積も大きくすることができ、発光層で発光した光を、n電極を構成している金属で反射させ、透光性p電極からの光取り出し効率を上げることができる。また、マウントの際の放熱性にも優れる。

【0098】窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。本実施の形態では、第Cの割り溝が活性層まで達していないため、発光面積は実施の形態1や2に比べて大きく取れる。特に、第Aの割り溝底部408や第Cの割り溝底部409にもp電極407を被覆すると効果的である。

【0099】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用した。ダイシングによるハーフカット、スクライバー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Cの割り溝幅よりも広くしなければならないため、スクライバーによる第Aの割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第Aの割り溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0100】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECRエッチング法等のドライエッチング法 10 の他、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができるため、本実施の形態では、第Aの割り溝の形成には、ドライエッチングまたはウェットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。

【0101】また、本実施の形態では、第Cの割り溝幅の形成にスクライブを使用した。上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第Cの割り溝形成においては、スクライブが最も好ましい。さらに、本実施の形態では、格子状にスクライブラインを形成したが、図3に示すように、第Aの割り溝中に一対の欠け溝を形成して素子分割しても良い。図3

（a）は、ウエハーのエッチ部に一対の欠け溝を設けた例を示し、図3（b）には、第Aの割り溝底部に一対の欠け溝を設けた例を示す。この場合、ウエハーの総膜厚が150 μ m以下、もしくは、第Aの割り溝底部からGa N基板の裏面までの切断距離が、150 μ m以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0102】本実施の形態のように、第Aの割り溝中に第Cの割り溝を形成して局部的に薄くなった溝部で、ウエハーをチップ分割するため、第Cの割り溝底部からG

a N基板の裏面までの切断距離が短いことが好ましい。前記切断距離は、塩素ドーピングを行ったGa N基板の厚みと同様に、200 μ m以下が好ましく、さらに好ましくは150 μ m以下である。前記切断距離の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハーが割れるてしまうため、該切断距離の下限値は50 μ m以上が望ましい。

【0103】（実施の形態5）本実施の形態5では、第Aの割り溝中に第Cの割り溝を形成し、さらに前記第C割り溝の反対側に第Bの割り溝を形成して、チップ分割

【0104】図7は、C面（0001）n型Ga N基板500、n型Ga Nバッファ層501、n型Al_x Ga_{1-x}Nクラッド層502、活性層503、p型Al_x Ga_{1-x}Nクラッド層504、p型Ga Nコンタクト層505、n型電極506、p型電極507、第Aの割り溝508、第Cの割り溝509、第Bの割り溝510から構成されている。Ga N基板500中には塩素濃度1 $\times 10^{16}$ /cm³をドーピングしている。

【0105】図7の窒化物半導体発光ダイオードの製造方法については実施の形態1と同じである。前記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。

【0106】まず、上記ウエハーのGa N基板側を研磨機により研磨して、塩素ドーピングされたGa N基板の厚さを150 μ mにし、鏡面出しをする。Ga N基板面を鏡面出し（透明にする）するのは、以下に述べる割り溝の形成位置を裏面側から容易に確認できるようにするためと、p電極とn電極の形成位置の調整を容易にするためである。次に、フッ酸もしくは熱リン酸を含む硫酸からなる混合溶液で、前記ウエハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。続いて、p型Ga Nコンタクト層505上に、Pd（4nm）/Ti（3nm）/Au（1nm）の順に、透光性p型電極507をリソグラフィー技術でパターン形成した後、Auパッド電極を形成し、微量の酸素を導入しながら、500℃でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。上記p型電極をパターン形成したのは、以下で述べる第Bの割り溝を、p電極の被覆されていない領域に形成するためである。次に、ウエハーを裏返しにして、Ga N基板側に、Mo（15nm）/Al（150nm）によるn型電極506を、リソグラフィー技術でパターン形成する。この時、結晶成長側のp型電極パターンの形成位置と真反対側に、n型電極パターンを形成し、且つ、割り溝を形成すべく互いの電極が被覆されていない領域を一致させる。

【0107】前記ウエハーの結晶成長側の面をリソグラフィー技術でマスク処理をし、反応性イオンエッチング装置にセットする。ドライエッチングによって、前記成長面上に、<1100>方向に沿って、深さ0.2 μ m、線幅20 μ m、ピッチ350 μ mと、<11-20>方向（前記方向と垂直方向）に沿って、ピッチ345 μ m、深さ0.1 μ m、線幅20 μ mの、第Aの割り溝508を形成した。第Aの割り溝は、n型電極506が被覆されていない部分に形成することが好ましい。何故ならば、電極剥離の原因になるからである。

【0108】次に、スクライバーのダイヤモンド針で、第Aの割り溝底部のほぼ中央線に沿って、ピッチ350 μ m、深さ0.1 μ m、線幅5 μ mを<1100>方向に一回スクライプする。次に、先程のスクライプ方向に対して垂直方向（<11-20>方向）に、ピッチ345 μ m、深さ0.1 μ m、線幅5 μ mで第Aの割り溝底部のほぼ中央線に沿って一回スクライプする。この様にして350 μ m \times 345 μ m角のチップになるようにスクライプラインを入れ、第Cの割り溝509を形成する。

【0109】続いて、ウエハーの結晶成長側に粘着シートを貼付し、スクライバーのテーブル上に結晶成長側を下にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、Ga N基板側の面（n型Ga N基板500表面）上に、ピッチ350 μ m、深さ5 μ m、線幅5 μ mを<1100>方向に一回スクライプする。次に、先程のスクライプ方向に対して垂直方向（<11-20>方向）に、ピッチ345 μ m、深さ5 μ m、線幅5 μ mで一回スクライプする。この様にして350 μ m \times 345 μ m角のチップになるようにスクライプラインを入れ、第Bの割り溝510を形成する。ただし、第Bの割り溝510の形成位置は、前記第Cの割り溝509とほぼ一致した位置とする。また、第Bの割り溝510も第Aの割り溝508と同様に電極が被覆されていない位置に形成することが好ましい。

【0110】スクライプ後、真空チャックを解放し、ウエハーをテーブルから外し取り、Ga N基板側から軽くローラーで押し当てる事により、2インチφのウエハーから350 μ m \times 345 μ m角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは95%以上であった。

【0111】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Cの割り溝を第Aの割り溝中に作製し、加えて、第Cの割り溝形成位置と反対側の位置に第Bの割り溝を構成したことによる。このことにより、実施の形態3と実施の形態4の特

微を有し、所望のチップ形状に切断することができたためである。窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。

【0112】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用した、ダイシングによるハーフカット、スクライバー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Bの割り溝幅よりも広くしななければならないため、スクライバーによる第Aの割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第Aの割溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0113】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECRエッチング法等のドライエッチング法、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができるため、本実施の形態では、第Aの割溝の形成には、ドライエッチングまたはウェットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。

【0114】また、本実施の形態では、第Bと第Cの割り溝幅の形成にスクライバーを使用した、上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第Bと第Cの割り溝形成においては、スクライバが最も好ましい。

【0115】本実施の形態では、格子状にスクライブラインを形成したが、図3に示すようにウエハのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。図3(a)は、ウエハのエッジ部に一対の欠け溝を設けた例を示し、図3(b)には、第Aの割り溝底部に一対の欠け溝を設けた例を示す。この場合、ウエハの総膜厚が150μm以下、もしくは、第Bの割り溝底部から第Cの割り溝底部までの切断距離が150μm以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0116】また、本実施の形態で、塩素ドーピングしたGaN基板を研磨して150μm程度まで薄くしたが、実施の形態1で述べたように、チップ分割を容易にするためにはGaN基板の厚さは200μm以下が好ましく、さらに好ましくは150μm以下、50μm以上が好ましかった。また、塩素ドーピングを行ったGaN基板全体を研磨して薄くする他に、部分的に該GaN基板を薄くする方法として、第Bの割り溝の底部と第Cの割り溝の底部との切断距離を短くしてもよい。このとき、前記切断距離は、塩素ドーピングを行ったGaN基

板の厚みと同様に、200μm以下が好ましく、さらに好ましくは150μm以下、50μm以上である。

【0117】(実施の形態6) 本実施の形態6は、実施の形態1の塩素ドーピングした窒化物半導体基板(研磨後の厚み100μm)を、塩素ドーピングを行っていない窒化物半導体基板(研磨後の厚み80μm)に変更した以外は、実施の形態1と同じである。

【0118】本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウエハのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを80μmにする。

【0119】前記ウエハをドライエッチングによって、結晶成長側に、 $\langle 1-100 \rangle$ 方向に沿って、深さ1μm、線幅10μm、ピッチ350μmと、 $\langle 11-20 \rangle$ 方向に沿って、深さ1μm、線幅10μm、ピッチ330μmの、第Aの割り溝108を形成した。続いて、GaN基板側の面にスクライバーにより、 $\langle 1-100 \rangle$ 方向に沿って、ピッチ350μm、深さ5μm、線幅5μmと、 $\langle 11-20 \rangle$ 方向に沿って、ピッチ330μm、深さ5μm、線幅5μmの、第Bの割り溝109を形成した。ただし、第Bの割り溝109の形成位置は、第A割り溝の線幅ほぼ中央に前記第Bの割り溝109が一致するようにする。

【0120】ダイシング後、真空チャックを解放し、ウエハをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチφのウエハから350μm×330μm角のチップを多数得た。チップの切断面にクラック、チップング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは87%以上であった。

【0121】本実施の形態で、歩留まり85%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Aと第Bの割り溝を形成し、第Aの割り溝底部を窒化物半導体発光層位置よりも深く形成し、第Bの割り溝は第Aの割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第Aの割り溝底部が窒化物半導体発光層位置よりも深く、第Aの割り溝が第Bの割り溝よりも溝幅が広いことにより、第Bの割り溝によって割れた割れ線が、最短切断距離で割れるためには、第Bの割り溝底部から第Aの割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。また、第Aの割り溝底部が、窒化物半導体発光層位置よりも深いため、チップ分割の際に、チップング、クラッキングが発生したとしても、前記発光層を損傷することがなく、素子不良の発生率を低減することができる。実施の形態1

と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングをしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約10%以上向上している。

【0122】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用した、ダイシングによるハーフカット、スクライバー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Bの割り溝幅よりも広くしなければならないため、スクライバーによる第Aの割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第Aの割り溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0123】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECRエッチング法等のドライエッチング法の他、フッ酸、熱リン酸、熱リン酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができるため、本実施の形態では、第Aの割り溝の形成には、ドライエッチングまたはウェットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。

【0124】また、本実施の形態では、第Bの割り溝幅の形成にスクライブを使用した、上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第Bの割り溝形成においては、スクライブが最も好ましい。なぜならば、溝幅を狭く、且つ迅速に、溝形成が可能である。

【0125】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。本発明者らによる実験によると、塩素ドーピングをしていない窒化物半導体基板の厚さは150μm以下が好ましく、さらに好ましくは100μm以下が好ましかった。塩素ドーピングをしていない窒化物半導体基板の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウェハーが割れるため、窒化物半導体基板の厚みの下限値は50μm以上が望ましい。また、塩素ドーピングされていないGaN基板全体を研磨して薄くする他に、塩素ドーピングされていないGaN基板を部分的に薄くする方法として、第Aの割り溝の底部と第Bの割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングされていないGaN基板の厚みと同様に、150μm以下が好ましく、さらに好ましくは100μm以下、50μm以上である。

【0126】また、塩素ドーピングされていないGaN基板全体を研磨して薄くする他に、塩素ドーピングされていないGaN基板を部分的に薄くする方法として、第Aの割り溝の底部と第Bの割り溝の底部との切断距離を短くしてもよい。このときの前記切断距離は、塩素ドーピングされていないGaN基板の厚みと同様に、150μm以下が好ましく、さらに好ましくは100μm以下、50μm以上である。本実施の形態の割り溝に加えて、第Cの割り溝として、第Aの割り溝中に、スクライブラインを形成してチップ分割してもよい。

【0127】また、図3に示すように、第Bと第Cのスクライブによる格子状の割り溝の代わりに、第Aの割り溝もしくはGaN基板裏面に、一対の欠け溝を形成して素子分割してもよい。図3(a)は、ウェハーのエッチ部に一対の欠け溝を設けた例を示し、図3(b)には、第Aの割り溝底部に一対の欠け溝を設けた例を示す。この場合、ウェハーの総膜厚が100μm以下、もしくは、第Aの割り溝底部からGaN基板裏面までの切断距離が100μm以下であることが好ましい。ただし、前記総膜厚は、窒化物半導体基板中に塩素ドーピングされていないときの値である。

【0128】(実施の形態7) 本実施の形態7は、実施の形態2の塩素ドーピングした窒化物半導体基板(研磨後の厚み200μm)を、塩素ドーピングを行っていない窒化物半導体基板(研磨後の厚み150μm)に変更した以外は、実施の形態5と同じである。本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウェハーのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを150μmにする。

【0129】前記ウェハーをドライエッチングによって、結晶成長側の面に、 $\langle 1-100 \rangle$ 方向に沿って、深さ7μm、線幅20μm、ピッチ350μmと、 $\langle 11-20 \rangle$ 方向に沿って、深さ7μm、線幅20μm、ピッチ340μmの、第Aの割り溝208を形成した。続いて、GaN基板側の面にスクライバーにより、 $\langle 1-100 \rangle$ 方向に沿って、ピッチ350μm、深さ5μm、線幅5μmと、 $\langle 11-20 \rangle$ 方向に沿って、ピッチ340μm、深さ5μm、線幅5μmの、第Bの割り溝209を形成した。ただし、第Bの割り溝209の形成位置は、第A割り溝208の線幅ほぼ中央に前記第Bの割り溝209が一致するようにする。

【0130】スクライブ後、真空チャックを解放し、ウェハーをテーブルから外し取り、結晶成長面側から軽くローラーで押し当てる事により、2インチφのウェハーから350μm×340μm角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは85%以上であった。本実施形態の効果については、実施の形態6と同じである。

【0131】（実施の形態8）本実施の形態8は、実施の形態3の塩素ドーピングした窒化物半導体基板（研磨後の厚み150 μ m）を、塩素ドーピングを行っていない窒化物半導体基板（研磨後の厚み100 μ m）に変更した以外は、実施の形態3と同じである。

【0132】本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウェハのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを100 μ mにする。

【0133】次に、前記ウェハの結晶成長側の面をリソグラフィ法でマスク処理をし、反応性イオンエッチング装置にセットする。ドライエッチングによって、該ウェハの結晶成長側に、深さ0.2 μ m、線幅20 μ m、ピッチ350 μ mの第Aの割り溝308を、GaN基板側の面にスクライバーにより、ピッチ350 μ m、深さ5 μ m、線幅5 μ mの第Bの割り溝309を格子形状で形成した。ただし、第Bの割り溝309の形成位置は、前記第Aの割り溝308の線幅のほぼ中央線と一致した位置とし、結晶成長面、及び、GaN基板面とも、溝形成の方向は、窒化物半導体に対して<11-20>または<1-100>方向である。

【0134】スクライブ後、真空チャックを解放し、ウェハをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチφのウェハから350 μ m角のチップを多数得た。チップの切断面にクラック、チップング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは82%以上であった。

【0135】本実施の形態で、歩留まり80%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Aの割り溝と第Bの割り溝を形成し、第Bの割り溝は第Aの割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第Aの割り溝が第Bの割り溝よりも溝幅が広く、かつ、第Aと第Bの割り溝に分けて切断することにより、第Bの割り溝によって割れた割れ線が、最短切断距離で割れるためには、第Bの割り溝底部から第Aの割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。実施の形態1と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約10%以上向上している。

【0136】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用した、ダイシングによ

るハーフカット、スクライバー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Bの割り溝幅よりも広くしなければならないため、スクライバーによる第Aの割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第Aの割り溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0137】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECRエッチング法等のドライエッチング法の他、フッ酸、熱リン酸、熱リン酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができるため、本実施の形態では、第Aの割り溝の形成には、ドライエッチングまたはウェットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。

【0138】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。

【0139】実施の形態6で述べたように、チップ分割を容易にするためにはGaN基板の厚さは150 μ m以下が好ましく、さらに好ましくは100 μ m以下、50 μ m以上が好ましかった。

【0140】本実施の形態では、第Bの割り溝をスクライブを用いて格子状に形成したが、図3に示すようにウェハのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。この場合、ウェハの総膜厚が100 μ m以下、もしくは、第Aの割り溝底部からGaN基板裏面までの切断距離が100 μ m以下であることが好ましい。ただし、前記総膜厚は、窒化物半導体基板中に塩素ドーピングされていないときの値である。

【0141】（実施の形態9）本実施の形態9は、実施の形態4の塩素ドーピングした窒化物半導体基板（研磨後の厚み130 μ m）を、塩素ドーピングを行っていない窒化物半導体基板（研磨後の厚み100 μ m）に変更した以外は、実施の形態4と同じである。本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウェハのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを100 μ mにする。

【0142】前記ウェハの結晶成長側の面をリソグラフィ法でマスク処理を行い、反応性イオンエッチング装置にセットする。ドライエッチングによって、結晶成長側に、<1-100>方向に沿って、深さ0.2 μ m、線幅30 μ m、ピッチ350 μ mと、<11-20>方向に沿って、深さ0.2 μ m、線幅30 μ m、ピッ

チ 100 μm の、第 A の割り溝 408 を形成する。続いて、前記第 A の割り溝底部のほぼ中央線に沿って、スクライバーにより、 $\langle 1-100 \rangle$ 方向に沿って、ピッチ 350 μm 、深さ 0.1 μm 、線幅 5 μm と、 $\langle 11-20 \rangle$ 方向に沿って、ピッチ 100 μm 、深さ 0.1 μm 、線幅 5 μm の、第 C の割り溝 409 を形成した。ただし、第 C の割り溝 409 の形成位置は、前記第 A の割り溝 408 の底部上に、前記第 A の割り溝線幅のほぼ中央線と一致した位置とする。

【0143】スクライブ後、真空チャックを解放し、ウエハをテーブルから外し取り、結晶成長側から軽くローラーで押し当てる事により、2 インチ ϕ のウエハから 350 $\mu\text{m} \times 100 \mu\text{m}$ 角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは 80% 以上であった。本実施の形態で、歩留まり 80% 以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第 A の割り溝と第 C の割り溝を形成し、第 C の割り溝を第 A の割り溝中に構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第 C の割り溝を第 A の割り溝底部のほぼ中央線に沿って形成したことにより、第 C の割り溝によって割れた割れ線が、第 A の割り溝によって局部的に薄くなった部分に沿って割れるため、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。実施の形態 4 と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングしていないためだと考えられる。

【0144】しかしながら、少なくとも 2 つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約 10% 以上向上している。

【0145】本実施の形態では、第 A の割り溝の形成に反応性イオンエッチングを使用した。ダイシングによるハーフカット、スクライバー等による物理的な方法で溝形成にしても良い。しかしながら、第 A の割り溝は、第 B の割り溝幅よりも広くしなければならないため、スクライバーによる第 A の割り溝形成は、あまり好ましいとはいえない。また、ダイシングを用いた、第 A の割り溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0146】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECR エッチング法等のドライエッチング法の他、フッ酸、熱リン酸、熱リン酸と硫酸の混合溶液等を用いた、ウェットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面と溝側面の損傷を抑えることができるため、本実施の形態では、第 A の割り溝の形成には、ドラ

イエッチングまたはウェットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。また、本実施の形態では、第 C の割り溝幅の形成にスクライブを使用した。上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第 C の割り溝形成においては、スクライブが最も好ましい。

【0147】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。本発明者らによる実験によると、塩素ドーピングをしていない窒化物半導体基板の厚さは 150 μm 以下が好ましく、さらに好ましくは 100 μm 以下、50 μm 以上である。

【0148】本実施の形態のように、第 A の割り溝中に第 C の割り溝を形成して局部的に薄くなった溝部で、ウエハをチップ分割するため、第 C の割り溝底部から GaN 基板（裏面）までの切断距離が短いことが好ましい。前記切断距離は、塩素ドーピングを行っていない窒化物半導体基板の厚みと同様に、150 μm 以下が好ましく、さらに好ましくは 100 μm 以下である。前記切断距離の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハが割れるてしまうため、該切断距離の下限値は 50 μm 以上が望ましい。

【0149】また、塩素をドーピングしていない GaN 基板を、切断し易い窒化物半導体基板の厚み 150 μm よりも厚く研磨しておいて、第 C の割り溝底部から GaN 基板（裏面）までの切断距離を 150 μm 以下にしてもよい。このことにより、割り溝部以外では切断されにくく、チップ分割時に生じるクラッキングやチッピングの発生を防止できる。

【0150】本実施の形態では、第 C の割り溝にスクライブを用いて格子状に形成したが、図 3 に示すようにウエハのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。図 3 (a) は、ウエハのエッチ部に一対の欠け溝を設けた例を示し、図 3 (b) には、第 A の割り溝底部に一対の欠け溝を設けた例を示す。この場合、ウエハの総膜厚が 100 μm 以下、もしくは、第 A の割り溝底部から GaN 基板の裏面までの切断距離が、100 μm 以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされていない場合の厚みである。

【0151】（実施の形態 10）本実施の形態 10 は、実施の形態 5 の塩素ドーピングした窒化物半導体基板（研磨後の厚み 150 μm ）を、塩素ドーピングを行っていない窒化物半導体基板（研磨後の厚み 90 μm ）に変更した以外は、実施の形態 5 と同じである。本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウエ

ハのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを90 μ mにする。

【0152】前記ウエハーの結晶成長側の面をリソグラフィ法でマスク処理を行い、反応性イオンエッチング装置にセットする。ドライエッチングによって、結晶成長側に、 $\langle 1-100 \rangle$ 方向に沿って、深さ0.1 μ m、線幅20 μ m、ピッチ400 μ mと、 $\langle 11-20 \rangle$ 方向に沿って、深さ0.1 μ m、線幅20 μ m、ピッチ100 μ mの、第Aの割り溝508を形成した。続いて、前記第Aの割り溝底部上のほぼ中央線に沿って、スクライバーにより、 $\langle 1-100 \rangle$ 方向に、ピッチ400 μ m、深さ0.2 μ m、線幅5 μ mと、 $\langle 11-20 \rangle$ 方向に、ピッチ100 μ m、深さ0.2 μ m、線幅5 μ mの、第Cの割り溝509を形成した。さらに、GaN基板側の面に、 $\langle 1-100 \rangle$ 方向に沿って、ピッチ400 μ m、深さ5 μ m、線幅5 μ mと、 $\langle 11-20 \rangle$ 方向に沿って、ピッチ100 μ m、深さ5 μ m、線幅5 μ mの、第Bの割り溝510を形成した。ただし、第Cの割り溝509の形成位置は、前記第Aの割り溝508の底部上に前記第Aの割り溝線幅のほぼ中央線と一致した位置に形成し、第Bの割り溝510の形成位置は、前記第Cの割り溝509とほぼ一致した位置に形成する。

【0153】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチ ϕ のウエハーから400 μ m \times 100 μ m角のチップを多数得た。チップの切断面にクラック、チップング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは85%以上であった。

【0154】本実施の形態で、歩留まり85%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第Cの割り溝を第Aの割り溝中に作製し、加えて、第Cの割り溝形成位置と反対側の位置に第Bの割り溝を構成したことによる。このことにより、実施の形態8と実施の形態9の特徴を有し、所望のチップ形状に切断することができるためである。実施の形態3と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約10%以上向上している。

【0155】本実施の形態では、第Aの割り溝の形成に反応性イオンエッチングを使用した。ダイシングによるハーフカット、スクライバー等による物理的な方法で溝形成をしても良い。しかしながら、第Aの割り溝は、第Bの割り溝幅よりも広くしなければならないため、スクライバーによる第Aの割り溝形成は、あまり好ましい

とはいえない。また、ダイシングを用いた、第Aの割り溝の形成は、窒化物半導体表面を傷めやすいため、あまり好ましいとはいえない。

【0156】化学的な溝形成方法として、本実施の形態で紹介した、反応性イオンエッチングの他、集束イオンビーム法、ECREッチング法等のドライエッチング法の他、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等を用いた、ウエットエッチング法等を使用してもよい。これらのエッチング法の利用することにより、溝形成による窒化物半導体表面や溝側面の損傷を抑えることができるため、本実施の形態では、第Aの割り溝の形成には、ドライエッチングまたはウエットエッチングを用いるのが最も好ましい。ただし、前記のエッチングを行うためには、リソグラフィ技術によるマスク処理を行う必要がある。

【0157】また、本実施の形態では、第Bと第Cの割り溝幅の形成にスクライブを使用した。上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第Bと第Cの割り溝形成においては、スクライブが最も好ましい。

【0158】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。実施の形態6で述べたように、チップ分割を容易にするためにはGaN基板の厚さは150 μ m以下が好ましく、さらに好ましくは100 μ m以下、50 μ m以上が好ましかった。

【0159】また、塩素ドーピングされていないGaN基板全体を研磨して薄くする他に、該GaN基板を部分的に薄くする方法として、第Bの割り溝の底部と第Cの割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングを行っていないGaN基板の厚みと同様に、150 μ m以下が好ましく、さらに好ましくは100 μ m以下、50 μ m以上である。

【0160】本実施の形態では、第Bと第Cの割り溝にスクライブを用いて格子状に形成したが、図3に示すように上記割り溝の代わりに、一対の欠け溝を形成して素子分割しても良い。図3(a)は、ウエハーのエッチ部に一対の欠け溝を設けた例を示し、図3(b)には、第Aの割り溝底部に一対の欠け溝を設けた例を示す。この場合、ウエハーの総膜厚が100 μ m以下、もしくは、第Aの割り溝底部からGaN基板(裏面)までの切断距離が、100 μ m以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされていない場合の厚みである。

【0161】(実施の形態11) 本実施の形態11は、C面窒化物半導体基板を用いた場合の、実施の形態1から10までの、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対

する方位である。

【0162】チップ分割の容易性を考慮した場合、割り溝の形成方向は、 $\langle 11-20 \rangle$ 方向が好ましく、次に $\langle 1-100 \rangle$ 方向である。前記方向から、 $\pm 5^\circ$ 程度までずれていても良い。前記 $\langle 11-20 \rangle$ 方向に沿って割り溝を形成し、分割してできる端面は $\{1-100\}$ 面である。また、前記 $\langle 1-100 \rangle$ 方向に沿って割り溝を形成し、分割してできる端面は、 $\{11-20\}$ 面である。

【0163】これらの方向の組み合わせによって形成されるチップ形状は、正方形、長方形、正三角形、菱形、平行四辺形、台形、正六角形がある。割り溝の形成方向が、少なくとも $\langle 11-20 \rangle$ 方向を含むように、上記チップ形状に分割することが好ましい。

【0164】例えば、割り溝の形成方向が $\langle 11-20 \rangle$ 方向のみで構成された、正三角形、菱形、台形、正六角形の、チップ形状の場合、チップ分割が容易な方向であるため、チップ分割の歩留まりは良好である。

【0165】上記チップ形状の内、長方形を選択した場合、長方形の長辺Lと短辺Sの比が、 $L/S=1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が $\langle 1-100 \rangle$ 方向で、長辺の方向が $\langle 11-20 \rangle$ 方向である。これは、チップ分割の容易なく $11-20$ 方向に、単位面積当たりの割り溝を多く形成し、逆に、前記方向と比べてチップ分割の困難なく $1-100$ 方向の割り溝を少なく形成するためである。

【0166】また、上記方位関係に則して、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が1よりも大きいため、てこの原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができる。例えば、 L/S 比が4の場合、通常のチップ分割時の、4倍の力で割ることができる。上記 L/S 比の上限を4にしているのは、チップを発光ダイオードのステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が4よりも大きくなってもかまわない。

【0167】（実施の形態12）本実施の形態12は、M面窒化物半導体基板を用いた場合の、実施の形態1から10までの、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対する方位である。

【0168】チップ分割の容易性を考慮した場合、割り溝の形成方向は、 $\langle 0001 \rangle$ 方向が好ましく、次に $\langle 2-1-10 \rangle$ 方向である。前記方向から、 $\pm 5^\circ$ 程度までずれていても良い。前記 $\langle 0001 \rangle$ 方向に沿って割り溝を形成し、分割してできる端面は $\{2-1-10\}$ 面である。また、前記 $\langle 2-1-10 \rangle$ 方向に沿って割り溝を形成し、分割してできる端面は、 $\{0001\}$ 面である。

【0169】これらの方向の組み合わせによって形成されるチップ形状は、正方形と長方形がある。上記チップ形状の内、長方形を選択した場合、長方形の長辺Lと短辺Sの比が、 $L/S=1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が $\langle 2-1-10 \rangle$ 方向で、長辺の方向が $\langle 0001 \rangle$ 方向である。これは、チップ分割の容易なく 0001 方向に、単位面積当たりの割り溝を多く形成し、逆に、前記方向と比べてチップ分割の困難なく $2-1-10$ 方向の割り溝を少なく形成するためである。

【0170】また、上記方位関係に則して、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が1よりも大きいため、てこの原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができる。例えば、 L/S 比が4の場合、通常のチップ分割時の、4倍の力で割ることができる。上記 L/S 比の上限を4にしているのは、チップを発光ダイオードのステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が4よりも大きくなってもかまわない。

【0171】（実施の形態13）本実施の形態13は、R面窒化物半導体基板を用いた場合の、実施の形態1から10までの、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対する方位である。

【0172】チップ分割の容易性を考慮した場合、割り溝の形成方向は、 $\langle 0-111 \rangle$ 方向が好ましく、次に $\langle 2-1-10 \rangle$ 方向である。前記方向から、 $\pm 5^\circ$ 程度までずれていても良い。前記 $\langle 0-111 \rangle$ 方向に沿って割り溝を形成し、分割してできる端面は $\{2-1-10\}$ 面である。また、前記 $\langle 2-1-10 \rangle$ 方向に沿って割り溝を形成し、分割してできる端面は、 $\{0-111\}$ 面である。

【0173】これらの方向の組み合わせによって形成されるチップ形状は、正方形と長方形がある。上記チップ形状の内、長方形を選択した場合、長方形の長辺Lと短辺Sの比が、 $L/S=1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が $\langle 2-1-10 \rangle$ 方向で、長辺の方向が $\langle 0-111 \rangle$ 方向である。これは、チップ分割の容易なく $0-111$ 方向に、単位面積当たりの割り溝を多く形成し、逆に、前記方向と比べてチップ分割の困難なく $2-1-10$ 方向の割り溝を少なく形成するためである。

【0174】また、上記方位関係に則して、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が1よりも大きいため、てこの原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができる。例えば、 L/S 比が4の場合、通常のチップ分割時の、4倍の力で割ること

ができる。上記 L/S 比の上限を 4 にしているのは、チップを発光ダイオードのステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が 4 よりも大きくなってしまわない。

【0175】（実施の形態 14）本実施の形態 14 は、A 面窒化物半導体基板を用いた場合の、実施の形態 1 から 10 までの、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対する方位である。

【0176】チップ分割の容易性を考慮した場合、割り溝の形成方向は、 $\langle 0001 \rangle$ 方向もしくは、 $\langle 01-10 \rangle$ 方向から 57.6° の方向が好ましく、次に $\langle 01-10 \rangle$ 方向である。前記方向から、 $\pm 5^\circ$ 程度までずれていても良い。前記 $\langle 0001 \rangle$ 方向に沿って割り溝を形成し、分割してできる端面は $\{01-10\}$ 面である。また、前記 $\langle 01-10 \rangle$ 方向から 57.6° の方向に沿って割り溝を形成し、分割してできる端面は、 $\{01-12\}$ 面である。また、前記 $\langle 01-10 \rangle$ 方向に沿って割り溝形成をし、分割してできる端面は、 $\{0001\}$ 面である。

【0177】これらの方向の組み合わせによって形成されるチップ形状は、正方形、長方形、三角形、平行四辺形、台形がある。割り溝の形成方向が、少なくとも $\langle 0001 \rangle$ 方向もしくは $\langle 01-10 \rangle$ 方向から 57.6° の方向を含むように、上記チップ形状に分割することが好ましい。

【0178】上記チップ形状の内、 $\langle 0001 \rangle$ 方向と $\langle 01-10 \rangle$ 方向から 57.6° の方向を含むように、三角形形状もしくは平行四辺形状にチップ分割した場合、共に、チップ分割が容易な方向であるため、チップ分割の歩留まりは良好である。

【0179】上記チップ形状の内、 $\langle 01-10 \rangle$ 方向と $\langle 01-10 \rangle$ 方向から 57.6° の方向を含むように、平行四辺形状にチップ分割した場合、前記平行四辺形の短辺の方向が $\langle 01-10 \rangle$ 方向で、長辺の方向が $\langle 01-10 \rangle$ 方向から 57.6° の方向である。これは、チップ分割の容易な $\langle 01-10 \rangle$ 方向から 57.6° の方向に、単位面積当たりの割り溝を多く形成し、逆に、前記方向と比べてチップ分割の困難な $\langle 01-10 \rangle$ 方向の割り溝を少なく形成するためである。

【0180】また、上記チップ形状の内、長方形を選択した場合、長方形の長辺 L と短辺 S の比が、 $L/S = 1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が $\langle 01-10 \rangle$ 方向で、長辺の方向が $\langle 0001 \rangle$ 方向である。これは、チップ分割の容易な $\langle 0001 \rangle$ 方向に、単位面積当たりの割り溝を多く形成し、逆に、前記方向と比べてチップ分割の困難な $\langle 01-10 \rangle$ 方向の割り溝を少なく形成するためである。

【0181】また、前記長方形形状の方位関係に則し

て、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が 1 よりも大きいため、この原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができる。例えば、 L/S 比が 4 の場合、通常のチップ分割時の、4 倍の力で割ることができる。上記 L/S 比の上限を 4 にしているのは、チップを発光ダイオードのステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が 4 よりも大きくなってしまわない。

【0182】（実施の形態 15）本実施の形態では、窒化物半導体レーザ素子を用いて、該素子の端面形成とチップ分割について説明する。まず、 n 型 GaN 基板 600 の製造方法について説明する。

【0183】図 8 は、種基板 10、 n 型 GaN 基板 600 から構成されていて、 n 型 GaN 基板 600 は、低温バッファ層 15、 n 型 GaN 膜 20、誘電体膜 30、塩素ドーピングされた n 型 GaN 厚膜 40 から構成されている。

【0184】MOCVD 法で種基板 10 上に低温バッファ層 15 を 550°C で積層する。次に、 1050°C の成長温度で Si をドーピングしながら、 $1\mu\text{m}$ からなる n 型 GaN 膜 20 を作製する。

【0185】 n 型 GaN 膜 20 を作製後、MOCVD 装置から、前記ウエハーを取りだし、スパッター法、CVD 法もしくは EB 蒸着法を用いて誘電体膜を 100nm 形成し、リソグラフィ技術で、前記誘電体膜 30 を周期的なストライプ状パターンに加工する。前記ストライプ形状は、 n 型 GaN 膜 20 に対して $\langle 1-100 \rangle$ 方向にストライプを形成して、前記方向に対して垂直方向の $\langle 11-20 \rangle$ 方向にストライプ幅 $5\mu\text{m}$ 、ピッチ $10\mu\text{m}$ の周期的ストライプ状パターンを形成した。

【0186】続いて、前記ストライプ形状に加工した誘電体膜 30 の付いたウエハーを HVPE 装置中にセットし、成長温度 1100°C 、 Si 濃度 $3 \times 10^{18}/\text{cm}^3$ 、塩素濃度 $1 \times 10^{17}/\text{cm}^3$ をドーピングしながら、 $350\mu\text{m}$ の塩素ドーピングされた n 型 GaN 厚膜 40 を積層する。

【0187】上記製造方法によって n 型 GaN 厚膜 40 を形成後、ウエハーを HVPE 装置から取り出し、研磨機で前記種基板 10 を剥ぎ取り、 n 型 GaN 基板 600 を作製した。 n 型 GaN 基板 600 は、低温バッファ層 15 を含んでも良いし、含んでいなくとも良い。同様に、 n 型 GaN 基板 600 は、誘電体膜 30 を含んでも良いし、含んでいなくとも良い。また、窒化物半導体レーザ素子構造を作製後に、該種基板を削除してもよい。

【0188】上記 n 型 GaN 基板 600 の製造方法において、種基板は、C 面サファイア、M 面サファイア、A 面サファイア、R 面サファイア、 $GaAs$ 、 ZnO 、M

gO、スピネル、Geの何れかを用いれば良い。低温バッファ層15は、450℃から600℃の成長温度で形成した低温GaNバッファ層、低温AlNバッファ層、低温Al_{1-x}Ga_xNバッファ層(0<x<1)、低温In_yGa_{1-y}Nバッファ層(0<y≤1)の何れかを用いれば良い。誘電体膜30は、SiO₂膜、SiN_x膜、TiO₂膜、Al₂O₃膜の何れかであれば良い。n型GaN膜20は、n型Al_{1-z}Ga_zN膜(0<z<1)で有っても良い。塩素ドーピングされたn型GaN厚膜40は、塩素ドーピングされたn型Al_{1-w}Ga_wN厚膜(0<w≤1)であっても良い。塩素濃度は上記実施の形態と同様に1×10¹⁴/cm³以上ドーピングされていれば良く、厚膜は50μm以上あれば良い。

【0189】上記n型GaN基板600の製造方法において、特に、種基板がSiの場合は以下のようにして製造する。

【0190】まず、MOCVD法でSi種基板10(厚み400μm)上に厚み1μmのn型AlGaN膜20を積層し、MOCVD装置から取り出す。ただし、図8に示した低温バッファ層15は、積層しない方がよい。また、本発明者らの知見によると、前記n型AlGaN膜20は、少なくとも1000℃以上の高い温度で成長し、少なくともAlを含む窒化物半導体膜でなければならなかった。前記条件以外だと、Si種基板上に窒化物半導体が膜成長しなかった。次に、上記製造方法と同様に、誘電体膜30を形成し、リソグラフィ技術により、ストライプ状に加工する。続いて、HVPE装置に前記ウエハーをセットし、塩素とSiをドーピングしながら、n型GaN厚膜40を形成する。塩素濃度は上記実施の形態と同様に1×10¹⁴/cm³以上ドーピングされていれば良く、厚膜は50μm以上あれば良い。上記製造方法と同様の方法を必要とする種基板は、6H-SiC種基板、4H-SiC種基板、3C-SiC種基板である。

【0191】次に、上記n型GaN基板600を用いて、窒化物半導体レーザ素子の製造方法について説明する。

【0192】図9は、窒化物半導体レーザ構造を示しており、n型GaN基板600、n型GaNバッファ層601、n型Al_{0.1}Ga_{0.9}Nクラッド層602、n型GaN光ガイド層603、活性層604、p型Al_{0.2}Ga_{0.8}Nキャリアブロック層605、p型GaN光ガイド層606、p型Al_{0.1}Ga_{0.9}Nクラッド層607、p型GaNコンタクト層608から構成されている。

【0193】次に、MOCVD装置に、前記n型GaN基板600をセットし、1050℃の成長温度でn型GaNバッファ層601を1μm形成した。このn型GaNバッファ層601は、種基板10からn型GaN基板600を剥ぎ取るときに生じた、n型GaN基板600の表面歪みの緩和、表面モフォロジーや表面凹凸の改善

(平坦化)を目的に設けた層であり、無くても構わない。しかしながら、n型GaN厚膜40に塩素をドーピングしている場合は、表面モフォロジーが悪化する傾向にあるため、本実施の形態のようにn型GaNバッファ層601を設けた方が好ましい。また、n型GaNバッファ層601は、n型Al_{1-x}Ga_xNバッファ層(0<x≤0.3)であっても良い。

【0194】次に、1μmの厚さのn型Al_{0.1}Ga_{0.9}Nクラッド層602を成長する。さらに、厚さ0.1μmのn型GaN光ガイド層603を成長する。n型GaN光ガイド層603成長後、基板の温度を700℃~800℃程度に下げ、複数の、厚さ4nmのIn_{0.15}Ga_{0.85}N井戸層と厚さ10nmのIn_{0.02}Ga_{0.98}N障壁層より構成される活性層604(多重量子井戸構造。本実施の形態の活性層は、3周期の障壁層と井戸層を形成し、その後、障壁層を成長している。)を成長する。その際、Siをドーピングしてもよいし、ドーピングしなくてもよい。次に、基板温度を再び1050℃まで昇温して、20nmの厚みのp型Al_{0.2}Ga_{0.8}Nよりなるキャリアブロック層605を成長する。この際、Mgをドーピングしてもよいし、ドーピングしなくても良い。また、該キャリアブロック層がなくても特に大きな支障は生じない。

【0195】その後、Mgをドーピングしながら0.1μmの厚さのp型GaN光ガイド層606を成長する。更に、Mgをドーピングしながら0.5μmの厚さのp型Al_{0.1}Ga_{0.9}Nよりなるクラッド層607を成長する。最後に、Mgをドーピングしながら0.1μmの厚みのp型GaNよりなるコンタクト層608を成長した。

【0196】この様にして、結晶成長した後、MOCVD装置のリアクター内を全窒素キャリアガスとNH₃に変えて、60℃/分で温度を降下させた。基板温度が850℃に達した時点で、NH₃の供給量を停止して、5分間、前記基板温度で待機してから、室温まで降下させた。上記基板の保持温度は650℃から900℃の間が好ましく、待機時間は、3分以上15分以下が好ましかった。また、降下温度の到達速度は、30℃/分以上が好ましい。このようにして作製された成長膜をラマン測定によって評価した結果、前記手法により、従来、利用されているp型化アニールを行わなくとも、成長後すでにp型化の特性を示していた。また、p型電極形成によるコンタクト抵抗も低減していた。

【0197】SIMS(secondary ion mass spectroscopy)測定を行った結果、残留水素濃度がp型GaNコンタクト層608最表面近傍で3×10¹⁸/cm³以下であった。発明者らによる実験によると、成長膜を形成後、NH₃雰囲気中で基板温度を室温まで降下させたとき、残留水素濃度が成長膜最表面近傍で高かったことから、成長膜最表面近傍の残留水素濃度は、成長終了後の

NH₃ 雰囲気の原因であると考えられる。この残留水素は、p 型化不純物である Mg の活性化を妨げることが知られている。前記残留水素濃度は、 $5 \times 10^{19} / \text{cm}^3$ 以下が好ましい。

【0198】この様に p 型 GaN コンタクト層 608 成長後に、キャリアガスを N₂ で置換し、NH₃ の供給量を停止して所定の時間、成長温度を保持することによって、p 型化を促し、成長膜最表面近傍の残留水素濃度を下げ、コンタクト抵抗を低減できた。また、p 型電極形成によるコンタクト抵抗をさらに低減する方法として、成長膜最表面（p 型層の最表面）近傍をエッチングにより除去し、その除去面に p 型電極を形成すると良い。成長膜最表面（p 型層の最表面）を除去する層厚は、10 nm 以上が好ましく、特に上限値はないが、除去面近傍の残留水素濃度が $5 \times 10^{19} / \text{cm}^3$ 以下になることが好ましい。

【0199】本実施の形態の活性層 604 は、3 周期からなる多重量子井戸構造を作製したが、その他の周期構造でも良く、井戸層のみの単一量子井戸構造でも良い。活性層は In_yGa_{1-y}N（0 < y ≤ 1）から構成されていれは良く、所望のレーザ発振波長に応じて In 組成を変化させればよい。

【0200】p 型 GaN コンタクト層 608 の p 型不純物濃度は、p 型電極の形成位置に向かって、p 型不純物濃度を多くした方が好ましい。このことにより p 型電極形成によるコンタクト抵抗が低減する。また、p 型化不純物である Mg の活性化を妨げている p 層中の残留水素を除去するために、p 型層成長中に微量の酸素を混入させてもよい。

【0201】以下に、上記窒化物半導体レーザ素子を形成したウエハのチップ分割について図 10～図 12 を説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0202】まず、上記ウエハの GaN 基板側を研磨機により研磨して、塩素ドーピングされた GaN 基板の厚さを 100 μm にし、鏡面出しをする。次に、フッ酸もしくは熱リン酸を含む硫酸からなる混合溶液で、前記ウエハをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p 型、n 型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。

【0203】次に、前記ウエハの結晶成長面をリソグラフィ技術でマスク処理し、反応性イオンエッチング装置にセットする。ドライエッチングによって、p 型 Al_{0.1}Ga_{0.9}N クラッド層 607 を p 型 GaN 光ガイド層 606 の手前まで掘り下げて、リジストライブ構造を形成して（リッジ部 620）、屈折率導波型レーザダイオードを作製する。このとき、第 A1 の割り溝 612 が <1-100> 方向に沿って同時に形成される。リッジのストライブ方向は、窒化物半導体の <1-100>

方向に形成した（図 12(a)）。

【0204】次に、SiO₂ 絶縁膜 609 を蒸着し、リッジ部 620 の p 型 GaN コンタクト層 608 の最表面を露出させ、該露出部分（2 μm 幅）を被覆するように、Pd（10 nm）/Mo（10 nm）/Au（150 nm）を順に蒸着させて p 型電極 610 をリソグラフィ技術でパターン形成する。前記 p 型電極 610 を形成した後、微量の酸素を導入しながら、450℃ の N₂ 雰囲気中でアニールを行った。このことにより、p 型電極形成によるコンタクト抵抗の低抵抗化が得られた。

【0205】次に、実施の形態 2 と同様に、結晶成長側の面に、反応性イオンエッチング法を用いて、割り溝の底部が窒化物半導体膜と GaN 基板の界面位置よりも下方にくるように、深さ 8 μm、線幅 10 μm、ピッチ 510 μm の第 A2 の割り溝 614 を形成した（図 12(a)）。前記第 A2 の割り溝は、リジストライブ方向と垂直方向の <11-20> 方向に沿って形成する。

【0206】続いて、ウエハを裏返しにして、GaN 基板側に、Ti（15 nm）/Al（150 nm）による n 型電極 611 を、リソグラフィ技術でパターン形成する。パターン形成するのは、GaN 基板側から第 A1 の割り溝 612 と、第 A2 の割り溝 614 の形成位置を確認するためである。

【0207】次に、結晶成長側の面に粘着シートを貼付し、スクライバーのテーブル上に GaN 基板側を上にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で第 A1 の割り溝 612 の線幅のほぼ中央が一致するように、深さ 5 μm、線幅 5 μm、ピッチ 300 μm の条件で、<1-100> 方向に一回スクライブし、第 B1 の割り溝 613 を形成する（図 12(b)）。続いて、第 B1 の割り溝 613 と垂直方向（<11-20> 方向）に、深さ 5 μm、線幅 5 μm、ピッチ 510 μm の条件で、一回スクライブし、第 B2 の割り溝 615 を形成する（図 12(b)）。

【0208】スクライブ後、真空チャックを解放し、ウエハをテーブルから外し取り、プレーキング装置で軽く GaN 基板側から第 B2 の割り溝 615 に沿ってチップ分割し、エッチングによるレーザ素子のミラー端面を得る（図 10）。続いて、第 B1 の割り溝 613 の方向に沿って上記同様に、チップ分割を行う（図 11）。

【0209】このようにして、2 インチ φ のウエハからレーザ素子チップを多数得た。チップのミラー端面や切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは 95% 以上であった。

【0210】本実施の形態で得られる効果は上述実施の形態と同様である。

【0211】レーザ素子のミラー端面をエッチングで形成する場合、本実施の形態のように、ミラー端面形成とチップ分割のための割り溝形成を同時に形成することが

できる。本実施の形態以外の、レーザ素子のチップ分割は、実施の形態1から実施の形態10の何れかを用いれば良い。また、本実施の形態では基板側から、n型層、発光層、p型層の順に結晶成長したが、逆にp型層、発光層、n型層の順に結晶成長させても良い。以上により、窒化物半導体レーザ素子のミラー端面形成とチップ分割が歩留まり良く得ることができる。

【0212】

【発明の効果】窒化物半導体を基板とする光を発する活性層を含む窒化物半導体ウエハをチップ状に分割する際に、切断面、界面のクラック、チッピングの発生を防止し、窒化物半導体の結晶性を損なうことなく優れた発光性能を有する窒化物半導体チップを得ると共に、歩留まり良く所望の形とサイズに切断することができる。

【図面の簡単な説明】

【図1】実施の形態1で示したチップ分割のための割り溝形成の図である。

【図2】実施の形態1で示した第Aの割り溝形成（基板側）の図である。

【図3】実施の形態1で示した欠け溝の形成の一例である。

【図4】実施の形態2で示したチップ分割のための割り溝形成の図である。

【図5】実施の形態3で示したチップ分割のための割り溝形成の図である。

【図6】実施の形態4で示したチップ分割のための割り溝形成の図である。

【図7】実施の形態5で示したチップ分割のための割り溝形成の図である。

【図8】実施の形態15で示したn型Ga_{0.5}N基板の製造方法の図である。

【図9】実施の形態15で示した窒化物半導体レーザの構成図である。

【図10】実施の形態15で示した窒化物半導体レーザチップの{1-100}断面図である。

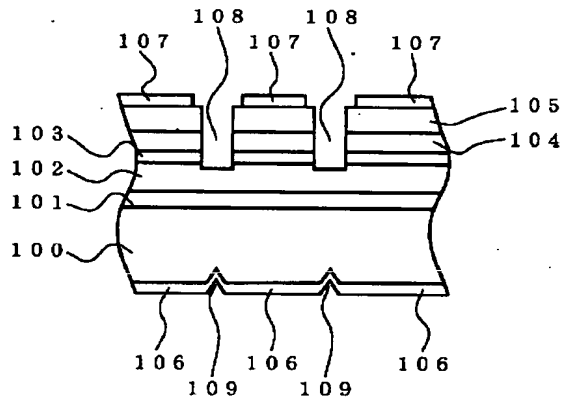
【図11】実施の形態15で示した窒化物半導体レーザチップの{11-20}断面図である。

【図12】実施の形態15で示した窒化物半導体レーザの、ウエハの表面図と裏面図である。

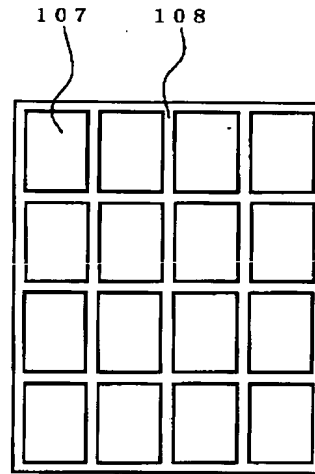
【符号の説明】

- 10 種基板
- 15 低温バッファ層
- 20 n型Ga_{0.5}N膜
- 30 誘電体膜
- 40 塩素ドーピングされたn型Ga_{0.5}N厚膜
- 50 誘電体マスク開口部上方
- 51 誘電体マスク上方
- 100、200、300、400、500、600 n型Ga_{0.5}N基板
- 101、201、301、401、501、601 n型Ga_{0.5}Nバッファ層
- 102、202、302、402、502、n型Al_{x1}Ga_{1-x1}Nクラッド層
- 103、203、303、403、503、604 活性層
- 104、204、304、404、504、p型Al_{x2}Ga_{1-x2}Nクラッド層
- 105、205、305、405、505、p型Ga_{0.5}Nコンタクト層
- 106、206、306、406、506、611 n型電極
- 107、207、307、407、507、610 p型電極
- 108、208、308、408、508、第Aの割り溝
- 109、209、307、510、第Bの割り溝
- 409、509 第Cの割り溝
- 602 n型Al_{0.1}Ga_{0.9}Nクラッド層
- 603 n型Ga_{0.5}N光ガイド層
- 605 p型Al_{0.2}Ga_{0.8}Nキャリアブロック層
- 606 p型Ga_{0.5}N光ガイド層
- 607 p型Al_{0.1}Ga_{0.9}Nクラッド層
- 608 p型Ga_{0.5}Nコンタクト層
- 609 SiO₂絶縁膜
- 612 第A1の割り溝
- 613 第B1の割り溝
- 614 第A2の割り溝
- 615 第B2の割り溝
- 620 リッジ部

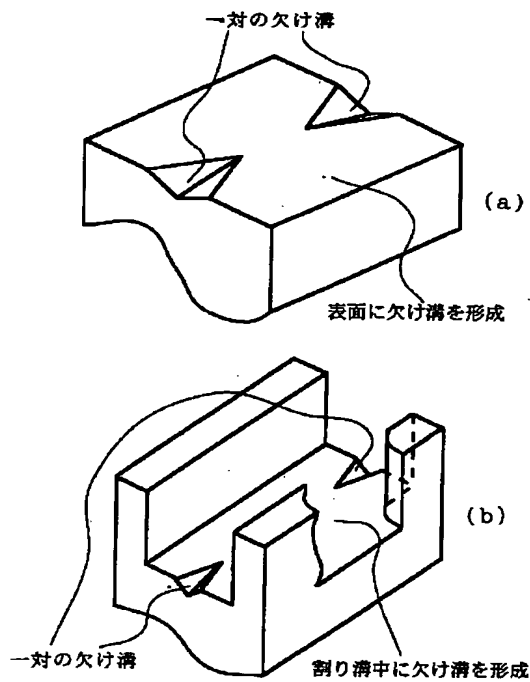
【図1】



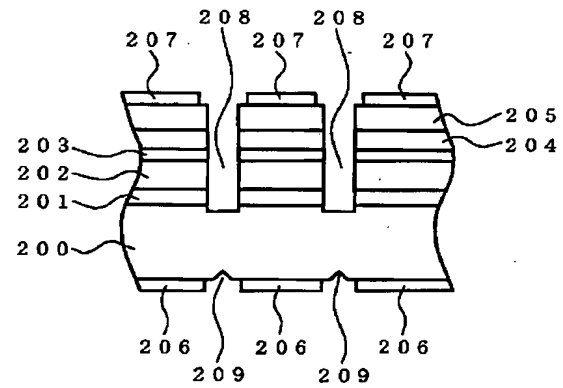
【図2】



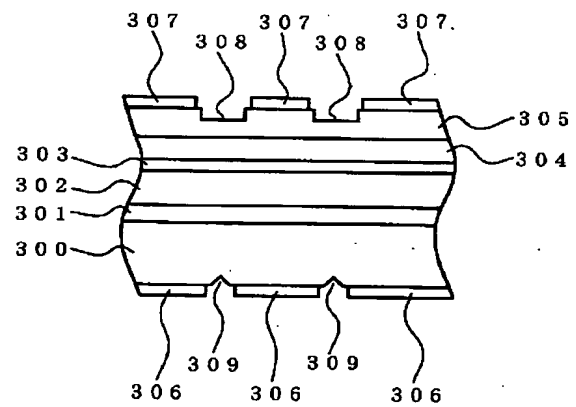
【図3】



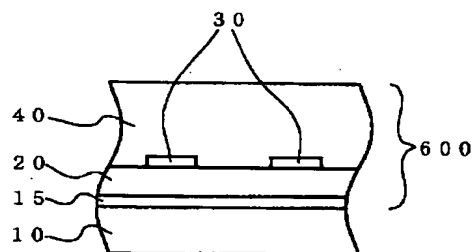
【図4】



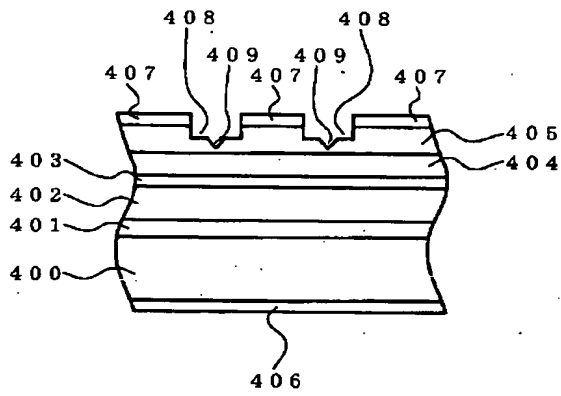
【図5】



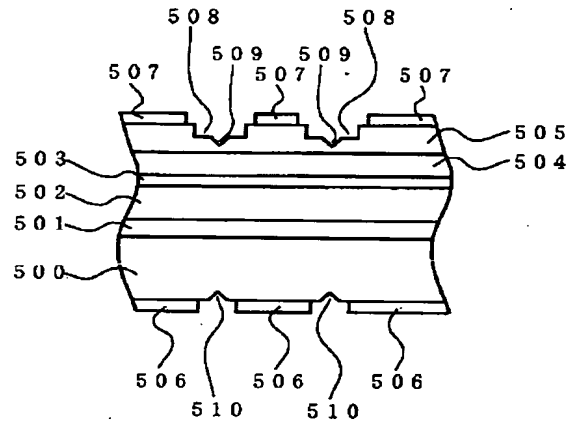
【図8】



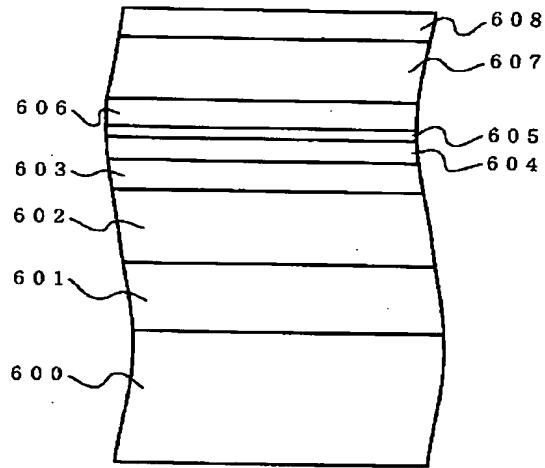
【図6】



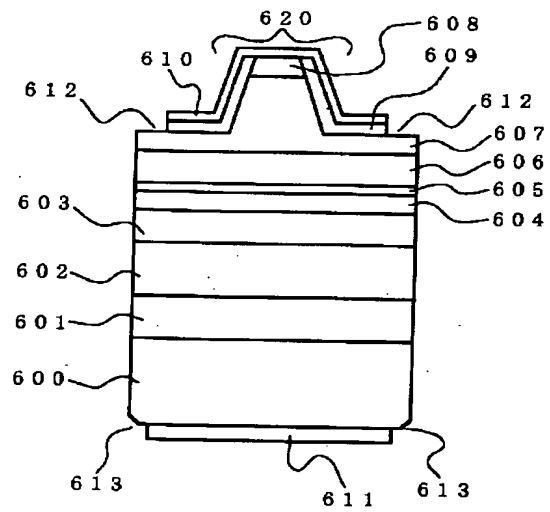
【図7】



【図9】

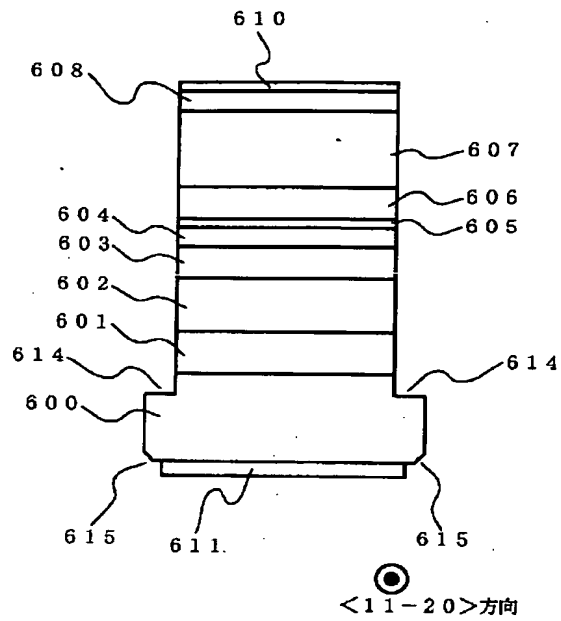


【図10】

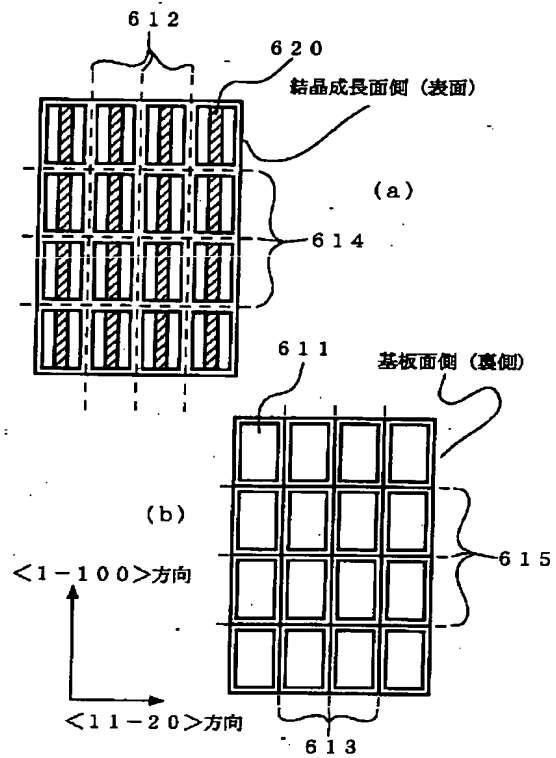


⊙
<1-100>方向

【図11】



【図12】



フロントページの続き

Fターム(参考) 5F041 AA41 CA04 CA05 CA34 CA40
CA74 CA76
5F073 AA73 AA74 CA07 DA22 DA25
DA34